

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-272968

(43)Date of publication of application : 05.10.2001

(51)Int.Cl. G09G 5/00
 G09F 9/00
 G09G 3/20
 G09G 3/30
 G09G 5/10
 H05B 33/14

(21)Application number : 2001-009174

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(22)Date of filing : 17.01.2001

(72)Inventor : YAMAZAKI SHUNPEI
 KOYAMA JUN
 SHIBATA NORIKO

(30)Priority

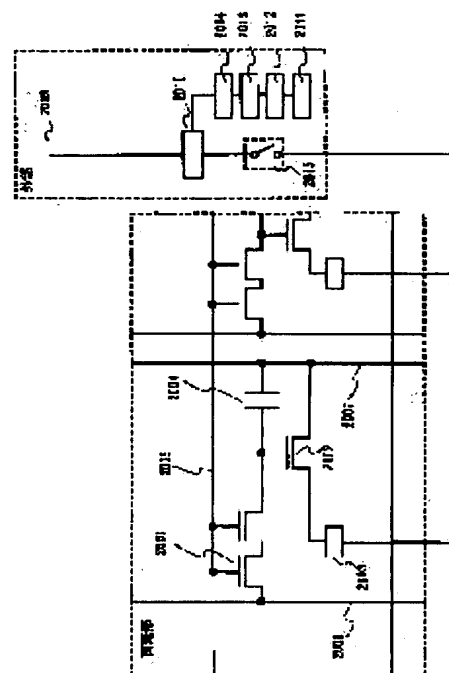
Priority number : 2000008419 Priority date : 17.01.2000 Priority country : JP

(54) DISPLAY SYSTEM AND ELECTRIC APPLIANCE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display system adjusting emission luminance of light emitting elements included in a light emitting device in accordance with surrounding information.

SOLUTION: In this system, a sensor 2011 detects surrounding information as an electric signal and a CPU 2013 converts the signal into a correction signal for correcting emission luminance of EL (electroluminescent) elements based on preliminarily set comparison data. When this correction signal is inputted to a voltage varying unit 2010, the unit 2010 applies a prescribed correction potential to the EL elements. Thus, emission luminance of the EL elements 2003 is controlled in this display system.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
 examiner's decision of rejection or application converted
 registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
 rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-272968
(P2001-272968A)

(43) 公開日 平成13年10月5日 (2001.10.5)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 9 G 5/00	5 5 0	G 0 9 G 5/00	5 5 0 C
G 0 9 F 9/00	3 6 6	G 0 9 F 9/00	3 6 6 G
G 0 9 G 3/20	6 4 2	G 0 9 G 3/20	6 4 2 F
		3/30	K
		5/10	B

審査請求 未請求 請求項の数 6 O L (全 25 頁) 最終頁に続く

(21) 出願番号 特願2001-9174(P2001-9174)

(22) 出願日 平成13年1月17日 (2001.1.17)

(31) 優先権主張番号 特願2000-8419(P2000-8419)

(32) 優先日 平成12年1月17日 (2000.1.17)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 小山 潤

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 柴田 典子

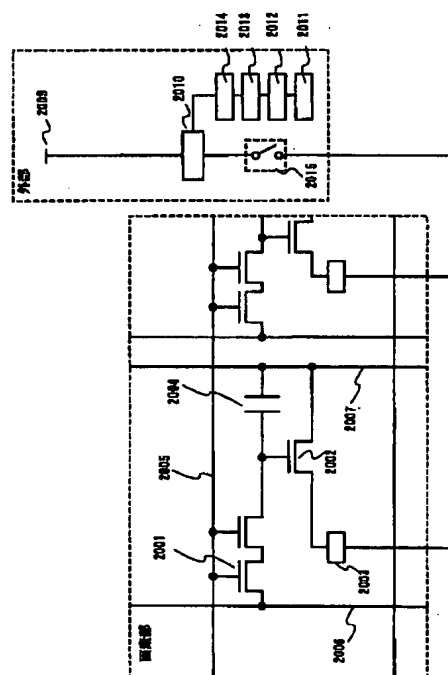
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 表示システム及び電気器具

(57) 【要約】

【課題】 発光装置に含まれる発光素子の発光輝度を周囲の情報に応じて調節する表示システムを提供する。

【解決手段】 本発明において、センサー2011が周囲の情報を電気信号として検出し、これをCPU2013は、あらかじめ設定しておいた比較データに基づきEL素子の発光輝度を補正するための補正信号に変換する。この補正信号が電圧可変器2010に入力されることにより、電圧可変器2010が所定の補正電位をEL素子に印加する。以上の表示システムによりEL素子2003の発光輝度を制御することができる。



【特許請求の範囲】

【請求項 1】周囲の情報に応じて発光装置の発光輝度を制御することを特徴とする表示システム。

【請求項 2】発光装置と、情報信号を検知するセンサーと、前記センサーから入力される電気信号を補正信号に変換する CPU と、前記補正信号により補正電位を制御する電圧可変器とを含むことを特徴とする表示システム。

【請求項 3】請求項 2 において、前記発光装置と、前記センサーと、前記 CPU と、前記電圧可変器が、同一基板上に形成されることを特徴とする表示システム。

【請求項 4】EL 素子の一方の電極は、電流制御用 TFT に電気的に接続され、前記 EL 素子の他方の電極は、周囲の情報に応じて電位が制御されることを特徴とする表示システム。

【請求項 5】請求項 1 乃至請求項 4 のいずれかにおいて、前記表示システムにより発光装置の輝度を制御することを特徴とする電気器具。

【請求項 6】請求項 1 乃至請求項 5 のいずれかに記載の表示システムを用いたことを特徴とする電気器具。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、周囲の情報に応じて輝度調節が可能である表示システム及び電気器具に関する。

【0002】

【従来の技術】近年、有機 EL 材料の EL (Electro Luminescence) 現象 (蛍光及び燐光を含む) を利用した自発光型の素子として EL 素子を用いた表示装置 (以下、EL 表示装置という) の開発が進んでいる。なお、ここでいう EL 素子は、OLED (Organic Light emitting Device) ともよばれている。EL 表示装置は自発光型であるため、液晶表示装置のようなバックライトが不要であり、さらに視野角が広いため、屋外で使用する携帯型機器の表示部として有望視されている。

【0003】EL 表示装置にはパッシブ型 (単純マトリクス型) とアクティブ型 (アクティブマトリクス型) の二種類があり、どちらも盛んに開発が行われている。特に現在はアクティブマトリクス型 EL 表示装置が注目されている。また、EL 素子の発光層となる有機材料は低分子系 (モノマー系) 有機 EL 材料と高分子系 (ポリマー系) 有機 EL 材料とに分けられ、両者ともに盛んに研究されている。

【0004】EL 素子は、EL (Electro Luminescence: 電場を加えることで発生するルミネッセンス) が得られる有機 EL 材料を含む層 (以下、EL 層と記す) と、陽極と、陰極とを有する。有機 EL 材料におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) とがある。本発明の EL 表示装置に

は、どちらの有機 EL 材料を有する EL 素子を用いることも可能である。

【0005】

【発明が解決しようとする課題】これまでの EL 表示装置や半導体ダイオードといった発光装置において、発光装置に含まれる発光素子の発光輝度を発光装置の周囲の情報に応じて調節する機能を設けているものはない。

【0006】そこで、本発明では、発光装置として EL 表示装置を例に取り、EL 表示装置の周囲の環境情報や、EL 表示装置を使用する人の生体情報に対応させて EL 表示装置の輝度調節を可能にするものを表示システムとし、表示システム及び表示システムを用いた電気器具を提供する。

【0007】

【課題を解決するための手段】本発明は、前記課題を解決することを目的とする。なお、EL 表示装置において、陰極、EL 層、及び陽極からなる EL 素子の発光輝度は、EL 素子を流れる電流量による調節が可能であるが、EL 素子を流れる電流量は、EL 素子の電位を変えることで制御が可能である。そこで、本発明では、以下に示す表示システムを用いる。

【0008】まず、EL 表示装置の周囲の情報が、フォトダイオード、CdS 光導電性素子といった受光素子及び CCD (charge coupled device)、CMOS センサーを含むセンサーにより情報信号として検知される。次にセンサーが、この情報信号を電気信号として CPU (Central Processing Unit) に入力すると、この電気信号は、CPU によって EL 素子の発光輝度を調節するためにかける電位を制御する信号に変換される。なお、本明細書中では、CPU により変換され出力される信号を補正信号と呼ぶ。また、この補正信号が電圧可変器に入力されることにより EL 素子の TFT に接続されていない側の電極の電位が制御される。なお、本明細書中では、ここで制御される電位を補正電位と呼ぶ。

【0009】上記表示システムを用いることで EL 素子を流れる電流量を制御して、周囲の情報に応じた輝度調節を行う EL 表示ディスプレイ、すなわち電気器具が提供できる。なお、本明細書中において周囲の情報とは、EL 表示装置における周囲の環境情報や、EL 表示装置を使用する人の生体情報のことをいう。さらに周囲の環境情報とは、明るさ (可視光や赤外光の光量) や温度や湿度といった情報をさし、使用する人の生体情報とは、使用者の目の充血度、脈拍、血圧、体温または瞳孔の開き度合いといった情報のことをいう。

【0010】本発明は、デジタル駆動方式の場合には、EL 素子に接続された電圧可変器で周囲の情報に応じた補正電位を印加して EL 素子にかかる電位差を制御して所望の輝度を得ることができる。一方、アナログ駆動方式の場合には、EL 素子に接続された前記電圧可変器で周囲の情報に応じた補正電位を印加して EL 素子にかか

る電位差を制御し、制御された電位差に対して最適なコントラストが得られるようにアナログ信号の電位を制御すれば所望の輝度を得ることができる。これらの方法を行うことで、デジタル方式およびアナログ方式のいずれにおいても実施が可能である。なお、前記センサーは、前記 EL 表示装置と一体形成されていてもよい。

【0011】EL 素子に流れる電流量を制御する電流制御用 TFT は、EL 素子を発光させるために、電流制御用 TFT の駆動を制御するスイッチング用 TFT よりも比較的多くの電流を流す。なお TFT の駆動を制御するとは、TFT が有するゲート電極に印加される電圧を制御することで、その TFT をオン状態またはオフ状態にすることを意味する。本発明において周囲の情報に対応させて発光輝度を低く表示したい場合には、電流制御用 TFT には、少ない電流を流すこととなる。

【0012】

【発明の実施の形態】図 1 に本発明における情報対応型 EL 表示装置の概略構成図を示す。なお、本実施の形態においては、デジタル駆動の時分割階調方式を用いた場合を説明する。図 1 において、2001 はスイッチング素子として機能する TFT（以下、スイッチング用 TFT、2002 は EL 素子 2003 に供給する電流を制御するための素子（電流制御素子）として機能する TFT（以下、電流制御用 TFT または EL 駆動 TFT という）、2004 はコンデンサ（保持容量または、補助容量という）である。スイッチング用 TFT 2001 はゲート線 2005 及びソース線（データ線）2006 に接続されている。また、電流制御用 TFT 2002 のドレインは EL 素子 2003 に、ソースは電源供給線 2007 に接続されている。

【0013】ゲート線 2005 が選択されるとスイッチング用 TFT 2001 のゲートが開き、ソース線 2006 のデータ信号がコンデンサ 2004 に蓄積され、電流制御用 TFT 2002 のゲートが開く。そして、スイッチング用 TFT 2001 のゲートが閉じた後、コンデンサ 2004 に蓄積された電荷によって電流制御用 TFT 2002 のゲートは開いたままとなり、その間、EL 素子 2003 が発光する。この EL 素子 2003 の発光量は流れる電流量により変化する。

【0014】また、この時流れる電流量は、電源供給線に印加される電位（本明細書中ではこれを EL 駆動電位という）と電圧可変器 2010 に入力される補正信号により制御される電位（本明細書中では、これを補正電位という）との電位差に制御される。なお、本実施例において EL 駆動電位は、一定の電位に保たれている。また、電圧可変器 2010 は、EL 駆動電源 2009 からの電圧を正もしくは負の値に変えることができ、これにより補正電位を制御することが可能である。

【0015】本発明のデジタル駆動の階調表示において、ソース線 2006 から入力されるデータ信号によつ

て電流制御用 TFT 2002 のゲートが開または閉になる。なお、本明細書中において、EL 素子の TFT に接続されている一方の電極を画素電極とよび、他方の電極を対向電極と呼ぶ。スイッチ 2015 が入ると電圧可変器 2010 に制御される補正電位が対向電極に印加される。画素電極に印加される EL 駆動電位は、一定であるので、補正電位を制御することにより補正電位に基づく電流が EL 素子 2003 を所望の輝度

に発光させることができる。

【0016】電圧可変器 2010 によって印加される補正電位は、以下のように決定される。まず、センサー 2011 が周囲の情報をアナログ信号として検出し、得られたアナログ信号を A/D 変換器 2012 によりデジタル信号に変換する。このデジタル信号は、CPU 2013 において変換される。CPU 2013 は、入力された信号に対して、あらかじめ設定しておいた比較データに基づき EL 素子の発光輝度を補正するための補正信号に変換する。CPU 2013 に変換された補正信号は、D/A 変換器 2014 に入力され再びアナログの補正信号に変換される。この補正信号が電圧可変器に入力されることにより、電圧可変器 2010 が所定の補正電位を印加する。

【0017】以上のように、アクティブマトリクス型 EL 表示装置にセンサー 2011 を取り付け、センサー 2011 が検出した周囲の情報信号をもとに電圧可変器 2010 で補正電位を変化させ、EL 素子の発光輝度の調節ができる点が本発明の最大の特徴である。この表示システムを用いた EL 表示ディスプレイは、周囲の情報に応じて EL 表示装置の発光輝度を調節することができ

る。

【0018】次に本発明に用いたアクティブマトリクス型 EL 表示装置の概略ブロック図を図 2 に示す。図 2

(A) のアクティブマトリクス型 EL 表示装置は、基板上に形成された TFT によって画素部 101、画素部の周辺に配置されたデータ信号側駆動回路 102 及びゲート信号側駆動回路 103 を有している。さらに、画素部に入力されるデジタルデータ信号を形成する時分割階調データ信号発生回路 113 を有している。

【0019】画素部 101 には、マトリクス状に複数の画素 104 が配列される。画素 104 の拡大図を図 2

(B) に示す。画素中には、スイッチング用 TFT 105 および電流制御用 TFT 108 が配置されている。スイッチング用 TFT 105 のソース領域は、デジタルデータ信号を入力するデータ配線（ソース配線）107 に接続されている。

【0020】また、108 は電流制御用 TFT であり、そのゲート電極はスイッチング用 TFT 105 のドレイン領域に接続される。そして、電流制御用 TFT 108 のソース領域は電源供給線 110 に接続され、ドレイン領域は EL 素子 109 に接続される。また、EL 素子 1

09は、電流制御用TFT108に接続された陽極（画素電極）とEL層を挟んで陽極に対向して設けられた陰極（対向電極）とでなり、陰極は、電圧可変器111に接続されている。

【0021】なお、スイッチング用TFT105は、nチャネル型TFTでもpチャネル型TFTでもよい。また、本実施の形態において、電流制御用TFT108が、nチャネル型TFTである場合には、電流制御用TFT108のドレイン部はEL素子109の陰極に接続され、電流制御用TFT108が、pチャネル型TFTである場合には、電流制御用TFT108のドレイン部はEL素子109の陽極に接続される構造が好ましい。しかし、電流制御用TFT108が、nチャネル型TFTである場合、電流制御用TFT108のソース部がEL素子109の陽極に接続され、電流制御用TFT108が、pチャネル型TFTである場合、電流制御用TFT108のソース部がEL素子109の陰極に接続される構造でもよい。

【0022】さらに、電流制御用TFT108のドレイン領域と、EL素子109が有する陽極（画素電極）との間に抵抗体（図示せず）を設けても良い。抵抗体を設けることによって、電流制御用TFTからEL素子へ供給される電流量を制御し、電流制御用TFTの特性のバラツキによる影響を防ぐことが可能になる。抵抗体は電流制御用TFT108のオン抵抗よりも十分に大きい抵抗値を示す素子であれば良いため構造等に限定はない。

【0023】コンデンサ112は、スイッチング用TFT105が非選択状態（オフ状態）にある時、電流制御用TFT108のゲート電圧を保持するために設けられている。また、コンデンサ112はスイッチング用TFT105のドレイン領域と電源供給線110とに接続されている。

【0024】次に、データ信号側駆動回路102は基本的にシフトレジスタ102a、ラッチ1（102b）、ラッチ2（102c）を有している。また、シフトレジスタ102aにはクロックパルス（CK）及びスタートパルス（SP）が入力され、ラッチ1（102b）にはデジタルデータ信号（Digital Data Signals）が入力され、ラッチ2（102c）にはラッチ信号（Latch Signals）が入力される。なお、図2（A）においてデータ信号側駆動回路102は1つだけ設けられているが、本発明においてデータ信号側駆動回路は2つあってもよい。

【0025】また、ゲート信号側駆動回路103は、シフトレジスタ、バッファ等（いずれも図示せず）を有している。なお、図2（A）においてゲート信号側駆動回路103は2つ設けられているが、本発明においてゲート信号側駆動回路は1つであってもよい。

【0026】時分割階調データ信号発生回路113（SPC；Serial-to-Parallel Conversion Circuit）では、アナログ信号又はデジタル信号でなるビデオ信号

（画像情報を含む信号）を、時分割階調を行うためのデジタルデータ信号に変換すると共に、時分割階調表示を行うために必要なタイミングパルス等を発生させ、画素部に入力する。

【0027】なお、時分割階調データ信号発生回路113には、1フレーム期間をnビット（nは2以上の整数）の階調に対応した複数のサブフレーム期間に分割する手段と、それら複数のサブフレーム期間においてアドレス期間及びバースト期間を選択する手段と、そのバースト期間を $Ts1:Ts2:Ts3:\dots:Ts(n-1):Ts(n)=2^0:2^{-1}:2^{-2}:\dots:2^{-(n-2)}:2^{-(n-1)}$ となるように設定する手段とが含まれる。

【0028】この時分割階調データ信号発生回路113は、本発明のEL表示装置の外部に設けられても良いし、一体形成しても良い。EL表示装置の外部に設けられる場合、そこで形成されたデジタルデータ信号が本発明のEL表示装置に入力される構成となる。その場合、そこで形成されたデジタルデータ信号が本発明のEL表示装置に入力される構成となる。この場合、本発明のEL表示装置をディスプレイとして有する電気器具は、本発明のEL表示装置と時分割階調データ信号発生回路を別の部品として含むことになる。

【0029】また、時分割階調データ信号発生回路113をICチップなどの形で本発明のEL表示装置に実装しても良い。その場合、そのICチップで形成されたデジタルデータ信号が本発明のEL表示装置に入力される構成となる。この場合、本発明のEL表示装置をディスプレイとして有する電気器具は、時分割階調データ信号発生回路を含むICチップを実装した本発明のEL表示装置を部品として含むことになる。

【0030】また最終的には、時分割階調データ信号発生回路113を画素部101、データ信号側駆動回路102及びゲート信号側駆動回路103と同一の基板上にTFTでもって形成しうる。この場合、EL表示装置に画像情報を含むビデオ信号を入力すれば全て基板上で処理することができる。勿論、この場合の時分割階調データ信号発生回路は本発明で用いるポリシリコン膜を活性層とするTFTで形成することが望ましい。また、この場合、本発明のEL表示装置をディスプレイとして有する電気器具は、時分割階調データ信号発生回路がEL表示装置自体に内蔵されており、電気器具の小型化を図ることが可能である。

【0031】次に時分割階調表示について、図2及び図3を用いて説明する。ここではnビットデジタル駆動方式により 2^n 階調のフルカラー表示を行う場合について説明する。

【0032】まず、図3に示すように1フレーム期間をn個のサブフレーム期間（SF1～SFn）に分割する。なお、画素部の全ての画素が1つの画像を表示する期間を1フレーム期間と呼ぶ。通常のELディスプレイ

では発振周波数は60Hz以上、即ち1秒間に60以上のフレーム期間が設けられており、1秒間に60以上の画像が表示されている。1秒間に表示される画像の数が60より少なくなると、視覚的にフリッカ等の画像のちらつきが目立ち始める。また、1フレーム期間をさらに複数に分割した期間をサブフレーム期間と呼ぶ。階調数が多くなるにつれて1フレーム期間の分割数も増え、駆動回路を高い周波数で駆動しなければならない。

【0033】1つのサブフレーム期間はアドレス期間(Ta)とサステイン期間(Ts)とに分けられる。アドレス期間とは、1サブフレーム期間中、全画素にデータを入力するのに要する時間であり、サステイン期間(点灯期間とも呼ぶ)とは、EL素子を発光させる期間を示している。

【0034】n個のサブフレーム期間(SF1~SFn)がそれぞれ有するアドレス期間(Ta1~Tan)の長さは全て一定である。SF1~SFnがそれぞれ有するサステイン期間(Ts)をそれぞれTs1~Tsnとする。

【0035】サステイン期間の長さは、Ts1:Ts2:Ts3:…:Ts(n-1):Tsn=2⁰:2⁻¹:2⁻²:…:2⁻⁽ⁿ⁻²⁾:2⁻⁽ⁿ⁻¹⁾となるように設定する。但し、SF1~SFnを出現させる順序はどのようにしても良い。このサステイン期間の組み合わせで2ⁿ階調のうち所望の階調表示を行うことができる。

【0036】補正電位とEL駆動電位との電位差でEL素子に流れる電流量が決まり、EL素子の発光輝度が制御される。つまり、EL素子の発光輝度を調節するためには、補正電位を調節すればよい。

【0037】ここで、本実施形態について詳細に説明する。まず、電源供給線110は、一定のEL駆動電位に保たれており、ゲート配線106にゲート信号を入力して、ゲート配線106に接続されているスイッチング用TFT105全てをON状態にする。

【0038】スイッチング用TFT105をON状態にした後、またはON状態にするのと同時にスイッチング用TFT105のソース領域に「0」または「1」の情報を有するデジタルデータ信号を入力していく。

【0039】デジタルデータ信号がスイッチング用TFT105のソース領域に入力されると、電流制御用TFT108のゲート電極に接続されたコンデンサ112にデジタルデータ信号が入力され保持される。全ての画素にデジタルデータ信号が入力されるまでの期間がアドレス期間である。

【0040】アドレス期間が終了したら、スイッチング用TFTがオフ状態になり、コンデンサ112において保持されたデジタルデータ信号が、電流制御用TFT108のゲート電極に入力される。

【0041】なお、EL素子の陽極に印加される電位は陰極に印加される電位よりも高いことがより望ましい。

本実施の形態では陽極を画素電極として電源供給線に接続しており、陰極を電圧可変器に接続している。そのためEL駆動電位は補正電位よりも高いことが望ましい。逆に、陰極を画素電極として電源供給線に接続し、陽極を電圧可変器に接続した場合、EL駆動電位は補正電位よりも低いことが望ましい。

【0042】本発明では、補正電位は、センサーが検出した周囲の情報信号をもとに電圧可変器を通して制御されている。例えばEL表示装置の周囲の明るさに関する環境情報がフォトダイオードに検知され、検知された信号がCPUによってEL素子の発光輝度を調節するための補正信号に変換されたとき、この信号が電圧可変器に入力されるとそれに応じた補正電位が印加され、補正電位が変わる。これによりEL駆動電位と補正電位の電位差が変わり、EL素子の発光輝度を変えることができる。本実施の形態において、デジタルデータ信号が

「0」の情報を有していた場合、電流制御用TFT108はオフ状態となり、電源供給線110に印加されているEL駆動電位はEL素子109が有する陽極(画素電極)に印加されない。

【0043】逆に、「1」の情報を有していた場合、電流制御用TFT108はオン状態となり、電源供給線110に印加されているEL駆動電位は、EL素子109が有する陽極(画素電極)に印加される。

【0044】その結果、「0」の情報を有するデジタルデータ信号が印加された画素が有するEL素子109は発光しない。そして「1」の情報を有するデジタルデータ信号が印加された画素が有するEL素子109は発光する。発光が終了するまでの期間がサステイン期間である。

【0045】EL素子を発光させる(画素を点灯させる)期間はTs1~Tsnまでのいずれかの期間である。ここではTsnの期間、所定の画素を点灯させたとする。

【0046】次に、再びアドレス期間に入り、全画素にデータ信号を入力したらサステイン期間に入る。このときはTs1~Ts(n-1)のいずれかの期間がサステイン期間となる。ここではTs(n-1)の期間、所定の画素を点灯させたとする。

【0047】以下、残りのn-2個のサブフレームについて同様の動作を繰り返し、順次Ts(n-2)、Ts(n-3)…Ts1とサステイン期間を設定し、それぞれのサブフレームで所定の画素を点灯させたとする。

【0048】n個のサブフレーム期間が出現したら1フレーム期間を終えたことになる。このとき、画素が点灯していたサステイン期間、言い換えると「1」の情報を有するデジタルデータ信号が画素に印加された後、画素が点灯する期間の長さを積算することによって、その画素の階調がきまる。例えば、n=8のとき、全部のサステイン期間で画素が発光した場合の輝度を100%とす

ると、 $Ts1$ と $Ts2$ において画素が発光した場合には75%の輝度が表現でき、 $Ts3$ と $Ts5$ と $Ts8$ を選択した場合には16%の輝度が表現できる。

【0049】なお、本発明において図1に示すスイッチ2015は、アドレス期間には、オフ状態になり、サステイン期間には、オン状態になる。

【0050】次に、本発明のアクティブマトリクス型EL表示装置について、断面構造の概略を図4に示す。

【0051】図4において、11は基板、12は下地となる絶縁膜（以下、下地膜という）である。基板11としては透光性基板、代表的にはガラス基板、石英基板、ガラスセラミックス基板、又は結晶化ガラス基板を用いることができる。但し、作製プロセス中の最高処理温度に耐えるものでなくてはならない。

【0052】また、下地膜12は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜12としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜（ SiO_xNy ：x、yは任意の整数、で示される）など珪素に対して酸素若しくは窒素を所定の割合で含ませた絶縁膜を指す。

【0053】201はスイッチング用TFTであり、nチャネル型TFTで形成されているが、スイッチング用TFTは、pチャネル型としてもよい。また、202は電流制御用TFTであり、図4は、電流制御用TFT202がpチャネル型TFTで形成された場合を示している。この場合は、電流制御用TFTのドレインは、EL素子の陽極に接続されている。

【0054】ただし、本発明において、スイッチング用TFTをnチャネル型TFTに電流制御用TFTをpチャネル型TFTに限定する必要はなく、この逆、又は両方にpチャネル型TFTまたは、nチャネル型TFTを用いることも可能である。

【0055】スイッチング用TFT201は、ソース領域13、ドレイン領域14、LDD領域15a～15d、高濃度不純物領域16及びチャネル形成領域17a、17bを含む活性層、ゲート絶縁膜18、ゲート電極19a、19b、第1層間絶縁膜20、ソース線21並びにドレイン線22を有して形成される。なお、ゲート絶縁膜18又は第1層間絶縁膜20は基板上の全TFTに共通であっても良いし、回路又は素子に応じて異ならせても良い。

【0056】また、図4に示すスイッチング用TFT201はゲート電極19a、19bが電気的に接続されており、いわゆるダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造（直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造）であって

も良い。

【0057】マルチゲート構造はオフ電流を低減する上で極めて有効であり、スイッチング用TFTのオフ電流を十分に低くすれば、それだけ図2（B）に示すコンデンサ112に必要な容量を小さくすることができる。即ち、コンデンサ112の専有面積を小さくすることができるので、マルチゲート構造とすることはEL素子109の有効発光面積を広げる上でも有効である。

【0058】さらに、スイッチング用TFT201においては、LDD領域15a～15dは、ゲート絶縁膜18を挟んでゲート電極19a、19bと重ならないように設ける。このような構造はオフ電流を低減する上で非常に効果的である。また、LDD領域15a～15dの長さ（幅）は0.5～3.5 μm 、代表的には2.0～2.5 μm とすれば良い。

【0059】なお、チャネル形成領域とLDD領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層であり、ゲート電圧が印加されない領域）を設けることはオフ電流を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた分離領域16（ソース領域又はドレイン領域と同一の濃度で同一の不純物元素が添加された領域）がオフ電流の低減に効果的である。

【0060】次に、電流制御用TFT202は、ソース領域26、ドレイン領域27、チャネル形成領域29、ゲート絶縁膜18、ゲート電極30、第1層間絶縁膜20、ソース線31並びにドレイン線32を有して形成される。なお、ゲート電極30はシングルゲート構造となっているが、マルチゲート構造であっても良い。

【0061】図2（B）に示すように、スイッチング用TFTのドレインは電流制御用TFTのゲートに接続されている。具体的には図4の電流制御用TFT202のゲート電極30はスイッチング用TFT201のドレイン領域14とドレイン配線（接続配線とも言える）22を介して電気的に接続されている。また、ソース配線31は図2（B）の電源供給線110に接続される。

【0062】また、流しうる電流量を多くするという観点から見れば、電流制御用TFT202の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは50～100nm、さらに好ましくは60～80nm）ことも有効である。逆に、スイッチング用TFT201の場合はオフ電流を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは20～50nm、さらに好ましくは25～40nm）ことも有効である。

【0063】以上は画素内に設けられたTFTの構造について説明したが、このとき同時に駆動回路も形成される。図4には駆動回路を形成する基本単位となるCMOS回路が図示されている。

【0064】図4においては極力動作速度を落とさないようにしつつホットキャリア注入を低減させる構造を有するTFTをCMOS回路のnチャネル型TFT204として用いる。なお、ここでの駆動回路としては、図2に示したデータ信号駆動回路102、ゲート信号駆動回路103を指す。勿論、他の論理回路（レベルシフタ、A/Dコンバータ、信号分割回路等）を形成することも可能である。

【0065】nチャネル型TFT204の活性層は、ソース領域35、ドレイン領域36、LDD領域37及びチャネル形成領域38を含み、LDD領域37はゲート絶縁膜18を挟んでゲート電極39と重なっている。本明細書中では、このLDD領域37をLov領域ともいう。

【0066】nチャネル型TFT204のドレイン領域側のみにLDD領域37を形成しているのは、動作速度を落とさないための配慮である。また、このnチャネル型TFT204はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方がよい。従って、LDD領域37は完全にゲート電極に重なってしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【0067】また、CMOS回路のpチャネル型TFT205は、ホットキャリア注入による劣化が殆ど気にならないので、特にLDD領域を設けなくても良い。従って活性層はソース領域40、ドレイン領域41及びチャネル形成領域42を含み、その上にはゲート絶縁膜18とゲート電極43が設けられる。勿論、nチャネル型TFT204と同様にLDD領域を設け、ホットキャリア対策を講じることも可能である。

【0068】また、nチャネル型TFT204及びpチャネル型TFT205はそれぞれ第1層間絶縁膜20に覆われ、ソース配線44、45が形成される。また、ドレイン配線46によって両者は電氣的に接続される。

【0069】次に、47は第1パッシベーション膜であり、膜厚は10nm～1μm（好ましくは200～500nm）とすれば良い。材料としては、珪素を含む絶縁膜（特に窒化酸化珪素膜又は窒化珪素膜が好ましい）を用いることができる。このパッシベーション膜47は形成されたTFTをアルカリ金属や水分から保護する役割をもつ。最終的にTFTの上方に設けられるEL層にはナトリウム等のアルカリ金属が含まれている。即ち、第1パッシベーション膜47はこれらのアルカリ金属（可動イオン）をTFT側に侵入させない保護層としても働く。

【0070】また、48は第2層間絶縁膜であり、TFTによってできる段差の平坦化を行う平坦化膜としての機能を有する。第2層間絶縁膜48としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。これら

の有機樹脂膜は良好な平坦面を形成しやすく、比誘電率が低いという利点を有する。EL層は凹凸に非常に敏感であるため、TFTによる段差は第2層間絶縁膜で殆ど吸収してしまうことが望ましい。また、ゲート配線やデータ配線とEL素子の陰極との間に形成される寄生容量を低減する上で、比誘電率の低い材料を厚く設けておくことが望ましい。従って、膜厚は0.5～5μm（好ましくは1.5～2.5μm）が好ましい。

【0071】また、49は透明導電膜でなる画素電極（EL素子の陽極）であり、第2層間絶縁膜48及び第1パッシベーション膜47にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用TFT202のドレイン配線32に接続されるように形成される。なお、図4のように画素電極49とドレイン領域27とが直接接続されないようにしておくこと、EL層のアルカリ金属が画素電極を経由して活性層へ侵入することを防ぐことができる。

【0072】画素電極49の上には酸化珪素膜、窒化酸化珪素膜または有機樹脂膜でなる第3層間絶縁膜50が0.3～1μmの厚さに設けられる。この第3層間絶縁膜50は画素電極49の上にエッチングにより開口部が設けられ、その開口部の縁はテーパ形状となるようにエッチングする。テーパの角度は10～60°（好ましくは30～50°）とすると良い。

【0073】第3層間絶縁膜50の上にはEL層51が設けられる。EL層51は単層又は積層構造で用いられるが、積層構造で用いた方が発光効率は良い。一般的には画素電極上に正孔注入層／正孔輸送層／発光層／電子輸送層の順に形成されるが、正孔輸送層／発光層／電子輸送層、または正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層のような構造でも良い。本発明では公知のいずれの構造を用いても良いし、EL層に対して蛍光性色素等をドーピングしても良い。

【0074】有機EL材料としては、例えば、以下の米国特許又は公開公報に開示された材料を用いることができる。米国特許第4,356,429号、米国特許第4,539,507号、米国特許第4,720,432号、米国特許第4,769,292号、米国特許第4,885,211号、米国特許第4,950,950号、米国特許第5,059,861号、米国特許第5,047,687号、米国特許第5,073,446号、米国特許第5,059,862号、米国特許第5,061,617号、米国特許第5,151,629号、米国特許第5,294,869号、米国特許第5,294,870号、特開平10-189525号公報、特開平8-241048号公報、特開平8-78159号公報。

【0075】なお、EL表示装置には大きく分けて四つのカラー化表示方式があり、R（赤）G（緑）B（青）に対応した三種類のEL素子を形成する方式、白色発光

のEL素子とカラーフィルターを組み合わせた方式、青色又は青緑発光のEL素子と蛍光体（蛍光性の変換層：CCM）とを組み合わせた方式、陰極（対向電極）に透明電極を使用してRGBに対応したEL素子を重ねる方式がある。

【0076】図4の構造はRGBに対応した三種類のEL素子を形成する方式を用いた場合の例である。なお、図4には一つの画素しか図示していないが、同一構造の画素が赤、緑又は青のそれぞれの色に対応して形成され、これによりカラー表示を行うことができる。

【0077】本発明は発光方式に関わらず実施することが可能であり、上記四つの全ての方式を本発明に用いることができる。しかし、蛍光体はELに比べて応答速度が遅く残光が問題となりうるので、蛍光体を用いない方式が望ましい。また、発光輝度を落とす要因となるカラーフィルターもなるべく使わない方が望ましいと言える。

【0078】EL層51の上にはEL素子の陰極52が設けられる。陰極52としては、仕事関数の小さいマグネシウム(Mg)、リチウム(Li)若しくはカルシウム(Ca)を含む材料を用いる。好ましくはMgAg(MgとAgをMg:Ag=10:1で混合した材料)でなる電極を用いれば良い。他にもMgAgAl電極、LiAl電極、また、LiFAl電極が挙げられる。

【0079】陰極52はEL層51を形成した後、大気解放しないで連続的に形成することが望ましい。陰極52とEL層51との界面状態はEL素子の発光効率に大きく影響するからである。なお、本明細書中では、画素電極（陽極）、EL層及び陰極で形成される発光素子をEL素子と呼ぶ。

【0080】EL層51と陰極52とでなる積層体は、各画素で個別に形成する必要があるが、EL層51は水分に極めて弱いため、通常のリソグラフィ技術を用いることができない。従って、メタルマスク等の物理的なマスク材を用い、真空蒸着法、スパッタ法、プラズマCVD法等の気相法で選択的に形成することが好ましい。

【0081】なお、インクジェット法、スクリーン印刷法およびスピコート法等を用いてEL層を選択的に形成した後、蒸着法、スパッタ法及びプラズマCVD法等の気相法で陰極を形成することも可能である。

【0082】また、53は保護電極であり、陰極52を外部の水分等から保護すると同時に、各画素の陰極52を接続するための電極である。保護電極53としては、アルミニウム(Al)、銅(Cu)若しくは銀(Ag)を含む低抵抗な材料を用いることが好ましい。この保護電極53にはEL層の発熱を緩和する放熱効果も期待できる。また、上記EL層51、陰極52を形成した後、大気解放しないで連続的に保護電極53まで形成することも有効である。

【0083】また、54は第2パッシベーション膜であり、膜厚は10nm~1μm（好ましくは200~500nm）とすれば良い。第2パッシベーション膜54を設ける目的は、EL層51を水分から保護する目的が主であるが、放熱効果をもたせることも有効である。但し、上述のようにEL層は熱に弱いので、なるべく低温（好ましくは室温から120℃までの温度範囲）で成膜するのが望ましい。従って、プラズマCVD法、スパッタ法、真空蒸着法、イオンプレーティング法又は溶液塗布法（スピコーティング法）が望ましい成膜方法と言える。

【0084】本発明の主旨は、アクティブマトリクス型EL表示装置において、環境の変化をセンサーで検知し、この情報に基づきEL素子を流れる電流量を制御し、EL素子の発光輝度を制御するというものである。従って、図4のEL表示装置の構造に限定されるものではなく、図4の構造は本発明を実施する上での好ましい形態の一つに過ぎない。

【0085】

【実施例】〔実施例1〕本実施例は、周囲の環境情報として、周囲の明るさ環境情報をフォトダイオード、CdS光導電素子（硫化カドミウム光導電素子）、CCD及びCMOSセンサーといった受光素子で検知し、検知した環境情報信号をもとにEL素子の発光輝度を調節する表示システムを有するEL表示ディスプレイに関するものであり、図5にその概略構成図を示す。501はノート型パーソナルコンピュータの表示部にEL表示装置を搭載した明るさ対応型EL表示ディスプレイである。502はEL表示装置である。503はフォトダイオードであり、周囲の明るさ環境情報信号を検知する。フォトダイオードは、検知した環境情報信号をアナログの電気信号としてA/D変換回路に入力する。A/D変換回路でデジタルの環境情報信号に変換された環境情報信号は、CPUに入力される。CPUでは、入力された環境情報信号が希望の明るさを得るための補正信号に変換され、D/A変換回路に補正信号が入力される。D/A変換回路でアナログの補正信号に変換された補正信号が、電圧可変器に入力されると、これに応じた補正電位が印加される。

【0086】本実施例の明るさ対応型EL表示ディスプレイは、フォトダイオードだけでなくCdS光導電素子といった受光素子のほかに、CCDやCMOSセンサー、さらには、使用者の生体情報を得て生体情報信号に変換するためのセンサーや、音声や音楽などを出力するためのスピーカやヘッドホン、画像信号を供給するビデオデッキやコンピュータを有してもよい。

【0087】図6は、本実施例の明るさ対応型EL表示ディスプレイの外観図である。明るさ対応型EL表示ディスプレイ701、表示部702、フォトダイオード703、電圧可変器704及びキーボード705等を含

む。本実施例において E L 表示装置は、表示部 702 に用いている。

【0088】なお、周囲の明るさをモニターするフォトダイオード 703 は、図 6 に示される配置および数に限られることはない。

【0089】次に、本実施例の明るさ対応型 E L 表示ディスプレイの動作および機能について説明する。図 5 を再び参照する。本実施例の明るさ対応型表示ディスプレイは、通常の使用時には、画像信号を外部装置より E L 表示装置に供給する。外部装置の例としては、パーソナルコンピュータ、携帯情報端末やビデオデッキが挙げられる。使用者は、E L 表示装置に映し出された画像を観察する。

【0090】本実施例の明るさ対応型 E L 表示ディスプレイ 501 には、周囲の明るさを周囲の環境情報信号として検知し、この環境情報信号を電気信号に変換するフォトダイオード 503 が設けられている。フォトダイオード 503 により検出された電気信号は、A/D 変換器 504 でデジタルの環境情報信号に変換された後、CPU 505 に入力される。CPU 505 は、入力された環境情報信号を、あらかじめ設定しておいた比較データに基づき E L 素子の発光輝度を補正する補正信号に変換する。CPU 505 に変換された補正信号は、D/A 変換器 506 に入力されアナログの補正信号に変換される。このアナログの補正信号が電圧可変器 507 に入力されると、電圧可変器 507 は、所定の補正電位を印加する。これにより、E L 駆動電位と補正電位との電位差が制御され、E L 素子の発光輝度を周囲の明るさに応じて上げたり下げたりすることができる。具体的には、周囲が明るいときには、E L 素子の発光輝度を上げ、周囲が暗いときには、E L 素子の発光輝度を下げることがさ

す。

【0091】図 7 には、本実施例の明るさ対応型 E L 表示ディスプレイの動作フローチャートを示す。本実施例の明るさ対応型 E L 表示ディスプレイにおいては、通常、外部装置（例えば、パーソナルコンピュータやビデオデッキ）からの画像信号を E L 表示装置に供給する。さらに、本実施例においては、フォトダイオードが周囲の明るさ環境情報信号を検知し、電気信号として A/D 変換器に入力した後、変換されたデジタルの電気信号が CPU に入力される。さらに、CPU で周囲の明るさを反映させた補正信号に変換したのち、D/A 変換器でアナログの補正信号に変換し、これを電圧可変器に入力すると E L 素子に所望の補正電位が印加される。これにより、E L 表示装置の発光輝度が制御される。

【0092】以上の動作が繰り返される。

【0093】なお、上述したように本実施例を行うことで、周囲の明るさ環境情報に応じた E L 表示装置の画像の発光輝度調節が可能になり、E L 素子の必要以上の発光や多くの電流が流れることによる E L 素子の劣化を押

さえることが可能である。

【0094】次に、本実施例における E L 表示装置の画素部の断面図を図 8 に、図 9 (A) にはその上面図、図 9 (B) にはその回路構成を示す。実際には画素がマトリクス状に複数配列されて画素部（画像表示部）が形成される。なお、図 9 (A) を A-A' で切断した断面図が図 8 に相当する。従って図 8 及び図 9 で共通の符号を用いているので、適宜両図面を参照すると良い。また、図 9 の上面図では二つの画素を図示しているが、どちらも同じ構造である。

【0095】図 8 において、11 は基板、12 は下地となる絶縁膜（以下、下地膜という）である。基板 11 としてはガラス基板、ガラスセラミックス基板、石英基板、シリコン基板、セラミックス基板、金属基板若しくはプラスチック基板（プラスチックフィルムも含む）を用いることができる。

【0096】また、下地膜 12 は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜 12 としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜（ SiO_xNy で示される）など珪素、酸素若しくは窒素を所定の割合で含む絶縁膜を指す。

【0097】また、下地膜 12 に放熱効果を持たせることにより TFT の発熱を発散させることは TFT の劣化又は E L 素子の劣化を防ぐためにも有効である。放熱効果を持たせるには公知のあらゆる材料を用いることができる。

【0098】ここでは画素内に二つの TFT を形成している。201 はスイッチング用 TFT であり、n チャネル型 TFT で形成され、202 は電流制御用 TFT であり、p チャネル型 TFT で形成されている。

【0099】ただし、本発明において、スイッチング用 TFT を n チャネル型 TFT、電流制御用 TFT を p チャネル型 TFT に限定する必要はなく、スイッチング用 TFT を p チャネル型 TFT、電流制御用 TFT を n チャネル型 TFT としたり、両方とも n チャネル型又 p チャネル型 TFT を用いることも可能である。

【0100】スイッチング用 TFT 201 は、ソース領域 13、ドレイン領域 14、LDD 領域 15a~15d、高濃度不純物領域 16 及びチャネル形成領域 17a、17b を含む活性層、ゲート絶縁膜 18、ゲート電極 19a、19b、第 1 層間絶縁膜 20、ソース配線 21 並びにドレイン配線 22 を有して形成される。

【0101】また、図 9 に示すように、ゲート電極 19a、19b は別の材料（ゲート電極 19a、19b よりも低抵抗な材料）で形成されたゲート配線 211 によって電氣的に接続されたダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造

などいわゆるマルチゲート構造（直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造）であつても良い。マルチゲート構造はオフ電流値を低減する上で極めて有効であり、本発明では画素のスイッチング素子 201 をマルチゲート構造とすることによりオフ電流値の低いスイッチング素子を実現している。

【0102】また、活性層は結晶構造を含む半導体膜で形成される。即ち、単結晶半導体膜でも良いし、多結晶半導体膜や微結晶半導体膜でも良い。また、ゲート絶縁膜 18 は珪素を含む絶縁膜で形成すれば良い。また、ゲート電極、ソース配線若しくはドレイン配線としてはあらゆる導電膜を用いることができる。

【0103】さらに、スイッチング用 TFT 201 においては、LDD 領域 15a~15d は、ゲート絶縁膜 18 を挟んでゲート電極 19a、19b と重ならないように設ける。このような構造はオフ電流値を低減する上で非常に効果的である。

【0104】なお、チャネル形成領域と LDD 領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層であり、ゲート電圧が印加されない領域）を設けることはオフ電流値を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた高濃度不純物領域がオフ電流値の低減に効果的である。

【0105】以上のように、マルチゲート構造の TFT を画素のスイッチング素子 201 として用いることにより、十分にオフ電流値の低いスイッチング素子を実現することができる。そのため、特開平 10-189252 号公報の図 2 のようなコンデンサを設けなくても十分な時間（選択されてから次に選択されるまでの間）電流制御用 TFT のゲート電圧を維持しうる。

【0106】次に、電流制御用 TFT 202 は、ソース領域 27、ドレイン領域 26 及びチャネル形成領域 29 を含む活性層、ゲート絶縁膜 18、ゲート電極 30、第 1 層間絶縁膜 20、ソース配線 31 並びにドレイン配線 32 を有して形成される。なお、ゲート電極 30 はシングルゲート構造となっているが、マルチゲート構造であっても良い。

【0107】図 8 に示すように、スイッチング用 TFT 201 のドレインは電流制御用 TFT 202 のゲートに接続されている。具体的には電流制御用 TFT 202 のゲート電極 30 はスイッチング用 TFT 201 のドレイン領域 14 とドレイン配線（接続配線とも言える）22 を介して電気的に接続されている。また、ソース配線 31 は電源供給線に接続される。

【0108】電流制御用 TFT 202 は EL 素子 203 に注入される電流量を制御するための素子であるが、EL 素子の劣化を考慮するとあまり多くの電流を流すことは好ましくない。そのため、電流制御用 TFT 202 に過剰な電流が流れないように、チャネル長（L）は長め

に設計することが好ましい。望ましくは一画素あたり 0.5~2 μ A（好ましくは 1~1.5 μ A）となるようにする。

【0109】また、スイッチング用 TFT 201 に形成される LDD 領域の長さ（幅）は 0.5~3.5 μ m、代表的には 2.0~2.5 μ m とすれば良い。

【0110】また、流しうる電流量を多くするという観点から見れば、電流制御用 TFT 202 の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは 50~100 nm、さらに好ましくは 60~80 nm）ことも有効である。逆に、スイッチング用 TFT 201 の場合はオフ電流値を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは 20~50 nm、さらに好ましくは 25~40 nm）ことも有効である。

【0111】次に、47 は第 1 パッシベーション膜であり、膜厚は 10 nm~1 μ m（好ましくは 200~500 nm）とすれば良い。材料としては、珪素を含む絶縁膜（特に窒化酸化珪素膜又は窒化珪素膜が好ましい）を用いることができる。

【0112】第 1 パッシベーション膜 47 の上には、各 TFT を覆うような形で第 2 層間絶縁膜（平坦化膜と言っても良い）48 を形成し、TFT によってできる段差の平坦化を行う。第 2 層間絶縁膜 48 としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。勿論、十分な平坦化が可能であれば、無機膜を用いても良い。

【0113】第 2 層間絶縁膜 48 によって TFT による段差を平坦化することは非常に重要である。後に形成される EL 層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、EL 層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

【0114】また、49 は透明導電膜でなる画素電極（EL 素子の陽極に相当する）であり、第 2 層間絶縁膜 48 及び第 1 パッシベーション膜 47 にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用 TFT 202 のドレイン配線 32 に接続されるように形成される。

【0115】本実施例では、画素電極として酸化インジウムと酸化スズの化合物からなる導電膜を用いる。また、これに少量のガリウムを添加しても良い。

【0116】画素電極 49 の上には、EL 層 51 が形成される。本実施例では、ポリマー系有機物質をスピンコート法にて形成する。ポリマー系有機物質としては公知のあらゆる材料を用いることが可能である。また、本実施例では EL 層 51 として発光層を単層で用いるが正孔輸送層や電子輸送層と組み合わせた積層構造の方が発光効率が高いものが得られる。但し、ポリマー系有機物質

を積層する場合は蒸着法で形成する低分子有機物質と組み合わせることが望ましい。スピンコート法では有機溶媒にEL層となる有機物質を混合して塗布するので、下地に有機物質があると再び溶解してしまう恐れがある。

【0117】本実施例で用いることのできる代表的なポリマー系有機物質としては、ポリパラフェニレンビニレン（PPV）系、ポリビニルカルバゾール（PVK）系、ポリフルオレン系などの高分子材料が挙げられる。これらのポリマー系有機物質で電子輸送層、発光層、正孔輸送層または正孔注入層を形成するには、ポリマー前駆体の状態で塗布し、それを真空中で加熱（焼成）することによりポリマー系有機物質に転化すれば良い。

【0118】具体的には、発光層としては、赤色発光層にはシアノポリフェニレンビニレン、緑色発光層にはポリフェニレンビニレン、青色発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンとすれば良い。膜厚は30～150nm（好ましくは40～100nm）とすれば良い。また、正孔輸送層としては、ポリマー前駆体であるポリテトラヒドロチオフェニルフェニレンを用い、加熱によりポリフェニレンビニレンとする。膜厚は30～100nm（好ましくは40～80nm）とすれば良い。

【0119】また、ポリマー系有機物質を用いて白色発光を行うことも可能である。そのためには、特開平8-96959号公報、特開平7-220871号公報、特開平9-63770号公報等に記載された技術を引用すれば良い。ポリマー系有機物質は、ホスト材料を溶解させた溶液中に蛍光色素を添加することで容易に色調整が可能であるため、白色発光を行う場合には特に有効である。

【0120】また、ここではポリマー系有機物質を用いてEL素子を形成する例を示しているが、低分子系有機物質を用いても構わない。さらには、EL層として無機物質を用いても良い。

【0121】以上の例は本発明のEL層として用いることのできる有機物質の一例であって、本発明を限定するものではない。

【0122】また、EL層51を形成する際、処理雰囲気は極力水分の少ない乾燥雰囲気とし、不活性ガス中で行うことが望ましい。EL層は水分や酸素の存在によって容易に劣化してしまうため、形成する際は極力このような要因を排除しておく必要がある。例えば、ドライ窒素雰囲気、ドライアルゴン雰囲気等が好ましい。そのためには、塗布用処理室や焼成用処理室を、不活性ガスを充填したクリーンブースに設置し、その雰囲気中で処理することが望ましい。

【0123】以上のようにしてEL層51を形成したら、次に遮光性導電膜からなる陰極52、保護電極（図示せず）及び第2パッシベーション膜54が形成される。本実施例では陰極52として、MgAgでなる導電

膜を用いる。また、第2パッシベーション膜54としては、10nm～1μm（好ましくは200～500nm）の厚さの窒化珪素膜を用いる。

【0124】なお、上述のようにEL層は熱に弱いので、陰極52及び第2パッシベーション膜54はなるべく低温（好ましくは室温から120℃までの温度範囲）で成膜するのが望ましい。従って、プラズマCVD法、真空蒸着法又は溶液塗布法（スピンコート法）が望ましい成膜方法と言える。

【0125】ここまで完成したものをアクティブマトリクス基板とよび、アクティブマトリクス基板に対向して、対向基板64が設けられる。本実施形態では対向基板64としてガラス基板を用いる。

【0126】また、アクティブマトリクス基板と対向基板64はシール剤（図示せず）によって接着され、密閉空間63が形成される。本実施例では、密閉空間49をアルゴンガスで充填している。勿論、この密閉空間63内に酸化バリウム等の乾燥剤を配置することも可能である。

【0127】〔実施例2〕本発明に用いる画素部とその周辺に設けられる駆動回路部のTFTを同時に作製する方法について図10～図12を用いて説明する。但し、説明を簡単にするために、駆動回路に関しては基本回路であるCMOS回路を図示することとする。

【0128】まず、図10（A）に示すように、ガラス基板300上に下地膜301を300nmの厚さに形成する。本実施例では下地膜301として100nm厚の窒化酸化珪素膜と200nmの窒化酸化珪素膜とを積層して用いる。この時、ガラス基板300に接する方の窒素濃度を10～25wt%としておくことと良い。もちろん下地膜を設けずに石英基板上に直接素子を形成しても良い。

【0129】また、下地膜301の一部として、図4に示した第1パッシベーション膜47と同様の材料からなる絶縁膜を設けることは有効である。電流制御用TFTは大電流を流すことになるので発熱しやすく、なるべく近いところに放熱効果のある絶縁膜を設けておくことは有効である。

【0130】次に下地膜301の上に50nmの厚さの非晶質珪素膜（図示せず）を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜（微結晶半導体膜を含む）であれば良い。さらに非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は20～100nmの厚さであれば良い。

【0131】そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜（多結晶シリコン膜若しくはポリシリコン膜ともいう）302を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用

いたランプアニール結晶化法がある。本実施例では、XeClガスをを用いたエキシマレーザー光を用いて結晶化する。

【0132】なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【0133】本実施例では結晶質珪素膜をTFTの活性層として用いるが、非晶質珪素膜を用いることも可能である。また、オフ電流を低減する必要のあるスイッチング用TFTの活性層を非晶質珪素膜で形成し、電流制御用TFTの活性層を結晶質珪素膜で形成することも可能である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくい非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

【0134】次に、図10(B)に示すように、結晶質珪素膜302上に酸化珪素膜からなる保護膜303を130nmの厚さに形成する。この厚さは100~200nm(好ましくは130~170nm)の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜303は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするために設ける。

【0135】そして、その上にレジストマスク304a、304bを形成し、保護膜303を介してn型を付与する不純物元素(以下、n型不純物元素という)を添加する。なお、n型不純物元素としては、代表的には15族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではホスフィン(PH₃)を質量分離しないでプラズマ励起したプラズマ(イオン)ドーピング法を用い、リンを 1×10^{18} atoms/cm³の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【0136】この工程により形成されるn型不純物領域305には、n型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19}$ atoms/cm³(代表的には $5 \times 10^{17} \sim 5 \times 10^{18}$ atoms/cm³)の濃度で含まれるようにドーズ量を調節する。

【0137】次に、図10(C)に示すように、保護膜303およびレジスト304a、304bを除去し、添加した15族に属する元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜303をつけたままレーザー光を照射しても良い。

【0138】なお、このレーザー光による不純物元素の活性化に際して、熱処理による活性化を併用しても構わ

ない。熱処理による活性化を行う場合は、基板の耐熱性を考慮して450~550℃程度の熱処理を行えば良い。

【0139】この工程によりn型不純物領域305の端部、即ち、n型不純物領域305、の周囲に存在するn型不純物元素を添加していない領域との境界部(接合部)が明確になる。このことは、後にTFTが完成した時点において、LDD領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【0140】次に、図10(D)に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜(以下、活性層という)306~309を形成する。

【0141】次に、図10(E)に示すように、活性層306~309を覆ってゲート絶縁膜310を形成する。ゲート絶縁膜310としては、10~200nm、好ましくは50~150nmの厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では110nm厚の窒化酸化珪素膜を用いる。

【0142】次に、200~400nm厚の導電膜を形成し、パターニングしてゲート電極311~315を形成する。このゲート電極311~315の端部をテーパ状にすることもできる。なお、本実施例ではゲート電極と、ゲート電極に電氣的に接続された引き回しのための配線(以下、ゲート配線という)とを別の材料で形成する。具体的にはゲート電極よりも低抵抗な材料をゲート配線として用いる。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。勿論、ゲート電極とゲート配線とを同一材料で形成しても構わない。

【0143】また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知のあらゆる導電膜を用いることができる。ただし、上述のように微細加工が可能、具体的には2μm以下の線幅にパターニング可能な材料が好ましい。

【0144】代表的には、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)、クロム(Cr)、シリコン(Si)から選ばれた元素となる膜、または前記元素の窒化物膜(代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜)、または前記元素を組み合わせた合金膜(代表的にはMo-W合金、Mo-Ta合金)、または前記元素のシリサイド膜(代表的にはタングステンシリサイド膜、チタンシリサイド膜)を用いることができる。勿論、単層で用いても積層して用いても良い。

【0145】本実施例では、50nm厚の窒化タンタル(TaN)膜と、350nm厚のタンタル(Ta)膜とでなる積層膜を用いる。これはスパッタ法で形成すれば

良い。また、スパッタガスとしてXe、Ne等の不活性ガスを添加すると応力による膜はがれを防止することができる。

【0146】またこの時、ゲート電極312はn型不純物領域305の一部とゲート絶縁膜310を挟んで重なるように形成する。この重なった部分が後にゲート電極と重なったLDD領域となる。なお、ゲート電極313、314は、断面では、二つに見えるが実際には電気的に接続されている。

【0147】次に、図11(A)に示すように、ゲート電極311~315をマスクとして自己整合的にn型不純物元素（本実施例ではリン）を添加する。こうして形成される不純物領域316~323にはn型不純物領域305の1/2~1/10（代表的には1/3~1/4）の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ （典型的には $3 \times 10^{17} \sim 3 \times 10^{18} \text{ atoms/cm}^3$ ）の濃度が好ましい。

【0148】次に、図11(B)に示すように、ゲート電極等を覆う形でレジストマスク324a~324dを形成し、n型不純物元素（本実施例ではリン）を添加して高濃度にリンを含む不純物領域325~329を形成する。ここでもホスフィン（PH₃）を用いたイオンドープ法で行い、この領域のリンの濃度は $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $2 \times 10^{20} \sim 5 \times 10^{21} \text{ atoms/cm}^3$ ）となるように調節する。

【0149】この工程によってnチャネル型TFTのソース領域若しくはドレイン領域が形成されるが、スイッチング用TFTでは、図11(A)の工程で形成したn型不純物領域319~321の一部を残す。この残された領域が、図4におけるスイッチング用TFT201のLDD領域15a~15dに対応する。

【0150】次に、図11(C)に示すように、レジストマスク324a~324dを除去し、新たにレジストマスク332を形成する。そして、p型不純物元素（本実施例ではボロン）を添加し、高濃度にボロンを含む不純物領域333~336を形成する。ここではジボラン（B₂H₆）を用いたイオンドープ法により $3 \times 10^{20} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $5 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ ）の濃度となるようにボロンを添加する。

【0151】なお、不純物領域333~336には既に $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも3倍以上の濃度で添加される。そのため、予め形成されていたn型の不純物領域は完全にp型に反転し、p型の不純物領域として機能する。

【0152】次に、レジストマスク332を除去した後、それぞれの濃度で添加されたn型またはp型不純物元素を活性化する。活性化手段としては、ファーネスアニール法、レーザーアニール法、またはランプアニール

法で行うことができる。本実施例では電熱炉において窒素雰囲気中、550℃、4時間の熱処理を行う。

【0153】このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くと共に後にオーミックコンタクトを取りにくくなるからである。従って、上記活性化工程における処理雰囲気中の酸素濃度は1ppm以下、好ましくは0.1ppm以下とすることが望ましい。

【0154】次に、活性化工程が終了したら図11

(D)に示すように300nm厚のゲート配線337を形成する。ゲート配線337の材料としては、アルミニウム（Al）又は銅（Cu）を主成分（組成として50~100%を占める。）とする金属を用いれば良い。配置としては図9のようにゲート配線211とスイッチング用TFTのゲート電極19a、19b（図10(E)の313、314）が電気的に接続するように形成する。

【0155】このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きい画像表示領域（画素部）を形成することができる。即ち、画面の大きさが対角10インチ以上（さらには30インチ以上）のEL表示装置を実現する上で、本実施例の画素構造は極めて有効である。

【0156】次に、図12(A)に示すように、第1層間絶縁膜338を形成する。第1層間絶縁膜338としては、珪素を含む絶縁膜を単層で用いるか、2種類以上の珪素を含む絶縁膜を組み合わせた積層膜を用いれば良い。また、膜厚は400nm~1.5μmとすれば良い。本実施例では、200nm厚の窒化酸化珪素膜の上に800nm厚の酸化珪素膜を積層した構造とする。

【0157】さらに、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の熱処理を行い、水素化処理をする。この工程は熱的に励起された水素により半導体膜の不对結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマ化して生成された水素を用いる）を行っても良い。

【0158】なお、水素化処理は第1層間絶縁膜338を形成する間に入れても良い。即ち、200nm厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り800nm厚の酸化珪素膜を形成してもよい。

【0159】次に、第1層間絶縁膜338及びゲート絶縁膜310に対してコンタクトホールを形成し、ソース配線339~342と、ドレイン配線343~345を形成する。なお、本実施例ではこの電極を、Ti膜を100nm、Tiを含むアルミニウム膜を300nm、Ti膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

【0160】次に、50~500nm（代表的には200~300nm）の厚さで第1パッシベーション膜34

6を形成する。本実施例では第1パッシベーション膜346として300nm厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。勿論、図4の第1パッシベーション膜47と同様の材料を用いることが可能である。

【0161】なお、窒化酸化珪素膜の形成に先立ってH₂、NH₃等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜338に供給され、熱処理を行うことで、第1パッシベーション膜346の膜質が改善される。それと同時に、第1層間絶縁膜338に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【0162】次に、図12(B)に示すように有機樹脂からなる第2層間絶縁膜347を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB(ベンゾシクロブテン)等を使用することができる。特に、第2層間絶縁膜347は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例ではTF Tによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは1~5μm(さらに好ましくは2~4μm)とすれば良い。

【0163】次に、第2層間絶縁膜347及び第1パッシベーション膜346に対してコンタクトホールを形成し、ドレイン配線345と電気的に接続される画素電極348を形成する。本実施例では酸化インジウム・スズ(ITO)膜を110nmの厚さに形成し、パターニングを行って画素電極とする。また、酸化インジウムに2~20%の酸化亜鉛(ZnO)を混合した透明導電膜を用いても良い。この画素電極がEL素子の陽極となる。なお、349は隣接する画素電極の端部である。

【0164】次に、EL層350及び陰極(MgAg電極)351を、真空蒸着法を用いて大気解放しないで連続形成する。なお、EL層350の膜厚は80~200nm(典型的には100~120nm)、陰極351の厚さは180~300nm(典型的には200~250nm)とすれば良い。

【0165】この工程では、赤色に対応する画素、緑色に対応する画素及び青色に対応する画素に対して順次EL層及び陰極を形成する。但し、EL層は溶液に対する耐性に乏しいためフォトリソグラフィ技術を用いずに各色個別に形成しなくてはならない。そこでメタルマスクを用いて所望の画素以外を隠し、必要箇所だけ選択的にEL層及び陰極を形成するのが好ましい。

【0166】即ち、まず赤色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて赤色発光のEL層及び陰極を選択的に形成する。次いで、緑色に対応する画素以外を全て隠すマスクをセットし、そのマスクを用いて緑色発光のEL層及び陰極を選択的に形成する。次いで、同様に青色に対応する画素以外を全て隠す

マスクをセットし、そのマスクを用いて青色発光のEL層及び陰極を選択的に形成する。なお、ここでは全て異なるマスクを用いるように記載しているが、同じマスクを使いまわしても構わない。また、全画素にEL層及び陰極を形成するまで真空を破らずに処理することが好ましい。

【0167】EL層350としては公知の材料を用いることができる。公知の材料としては、駆動電圧を考慮すると有機材料を用いるのが好ましい。なお、本実施例ではEL層350を上記発光層のみの単層構造とするが、必要に応じて電子注入層、電子輸送層、正孔輸送層、正孔注入層、電子阻止層もしくは正孔素子層を設けても良い。また、本実施例ではEL素子の陰極351としてMgAg電極を用いた例を示すが、公知の他の材料であっても良い。

【0168】また、保護電極352としてはアルミニウムを主成分とする導電膜を用いれば良い。保護電極352はEL層及び陰極を形成した時とは異なるマスクを用いて真空蒸着法で形成すれば良い。また、EL層及び陰極を形成した後で大気解放しないで連続的に形成することが好ましい。

【0169】最後に、窒化珪素膜でなる第2パッシベーション膜353を300nmの厚さに形成する。実際には保護電極352がEL層を水分等から保護する役割を果たすが、さらに第2パッシベーション膜353を形成しておくことで、EL素子の信頼性をさらに高めることができる。

【0170】こうして図12(C)に示すような構造のアクティブマトリクス型EL表示装置が完成する。なお、実際には、図12(C)まで完成したら、さらに外気に曝されないように気密性の高い保護フィルム(ラミネートフィルム、紫外線硬化樹脂フィルム等)やセラミックス製シーリングカンなどのハウジング材でパッケージング(封入)することが好ましい。その際、ハウジング材の内部を不活性雰囲気にしたたり、内部に吸湿性材料(例えば酸化バリウム)を配置することでEL層の信頼性(寿命)を向上させることができる。

【0171】こうして図12(C)に示すような構造のアクティブマトリクス型EL表示装置が完成する。ところで、本実施例のアクティブマトリクス型EL表示装置は、画素部だけでなく駆動回路部にも最適な構造のTF Tを配置することにより、非常に高い信頼性を示し、動作特性も向上しうる。

【0172】まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有するTF Tを、駆動回路を形成するCMOS回路のnチャネル型TF T205として用いる。なお、ここでいう駆動回路としては、シフトレジスタ、バッファ、レベルシフト、サンプリング回路(サンプル及びホールド回路)などが含まれる。デジタル駆動を行う場合には、D/Aコンバータな

どの信号変換回路も含まれる。

【0173】本実施例の場合、図12(C)に示すように、nチャネル型TFT205の活性層は、ソース領域355、ドレイン領域356、LDD領域357及びチャネル形成領域358を含み、LDD領域357はゲート絶縁膜311を挟んでゲート電極312と重なっている。

【0174】ドレイン領域側のみにLDD領域を形成しているのは、動作速度を落とさないための配慮である。また、このnチャネル型TFT205はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方がよい。従って、LDD領域357は完全にゲート電極に重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【0175】また、CMOS回路のpチャネル型TFT206は、ホットキャリア注入による劣化が殆ど気にならないので、特にLDD領域を設けなくても良い。勿論、nチャネル型TFT205と同様にLDD領域を設け、ホットキャリア対策を講じることも可能である。

【0176】なお、駆動回路の中でもサンプリング回路は他の回路と比べて少し特殊であり、チャネル形成領域を双方向に大電流が流れる。即ち、ソース領域とドレイン領域の役割が入れ替わるのである。さらに、オフ電流値を極力低く抑える必要があり、そういった意味でスイッチング用TFTと電流制御用TFTの中間程度の機能を有するTFTを配置することが望ましい。

【0177】従って、サンプリング回路を形成するnチャネル型TFTは、図13に示すような構造のTFTを配置することが望ましい。図13に示すように、LDD領域901a、901bの一部がゲート絶縁膜902を挟んでゲート電極903と重なる。この効果は電流制御用TFT202の説明で述べた通りであり、サンプリング回路の場合はチャネル形成領域904を挟む形で設ける点が異なる。

【0178】なお、実際には図12(C)まで完成したら、アクティブマトリクス基板と対向基板をシール剤で接着する。その際、アクティブマトリクス基板と対向基板に挟まれた密閉空間の内部を不活性雰囲気にし、内部に吸湿性材料（例えば酸化バリウム）を配置すると内部に含まれるEL層の信頼性（寿命）を向上させることができる。

【0179】〔実施例3〕次に、本実施例のアクティブマトリクス型EL表示装置の構成を図14の斜視図を用いて説明する。本実施例のアクティブマトリクス型EL表示装置は、ガラス基板601上に形成された、画素部602と、ゲート側駆動回路603と、ソース側駆動回路604で構成される。画素部のスイッチング用TFT605はnチャネル型TFTであり、ゲート側駆動回路603に接続されたゲート配線606、ソース側駆動回

路604に接続されたソース配線607の交点に配置されている。また、スイッチング用TFT605のドレインは電流制御用TFT608のゲートに接続されている。

【0180】さらに、電流制御用TFT608のソース側は電源供給線609に接続される。また、電流制御用TFT608のゲート領域と電源供給線609の間には、両者に接続されたコンデンサ615が設けられている。本実施例のような構造では、電源供給線609にはEL駆動電位が与えられている。また、電流制御用TFT608のドレインにはEL素子610が接続されている。また、このEL素子610の電流制御用TFTに接続されていない側には、電圧可変器（図示せず）により、外部の環境情報に対応した補正電位が印加される。

【0181】そして、外部入出力端子となるFPC611には駆動回路まで信号を伝達するための入出力配線（接続配線）612、613、及び電源供給線609に接続された入出力配線614が設けられている。

【0182】さらに、ハウジング材をも含めた本実施例のEL表示装置について図15(A)、(B)を用いて説明する。なお、必要に応じて図14で用いた符号を引用することにする。

【0183】基板1500上には画素部1501、データ信号側駆動回路1502、ゲート信号側駆動回路1503が形成されている。それぞれの駆動回路からの各種配線は、入出力配線612～614を経てFPC611に至り外部機器へと接続される。

【0184】このとき少なくとも画素部、好ましくは駆動回路及び画素部を囲むようにしてハウジング材1504を設ける。なお、ハウジング材1504はEL素子の外寸よりも内寸が大きい凹部を有する形状又はシート形状であり、接着剤1505によって、基板1500と共同して密閉空間を形成するようにして基板1500に固着される。このとき、EL素子は完全に前記密閉空間に封入された状態となり、外気から完全に遮断される。なお、ハウジング材1504は複数設けても構わない。

【0185】また、ハウジング材1504の材質はガラス、ポリマー等の絶縁性物質が好ましい。例えば、非晶質ガラス（硼硅酸塩ガラス、石英等）、結晶化ガラス、セラミックスガラス、有機系樹脂（アクリル系樹脂、スチレン系樹脂、ポリカーボネート系樹脂、エポキシ系樹脂等）、シリコン系樹脂が挙げられる。また、セラミックスを用いても良い。また、接着剤1505が絶縁性物質であるならステンレス合金等の金属材料を用いることも可能である。

【0186】また、接着剤1505の材質は、エポキシ系樹脂、アクリレート系樹脂等の接着剤を用いることが可能である。さらに、熱硬化性樹脂や光硬化性樹脂を接着剤として用いることもできる。但し、可能な限り酸素、水分を透過しない材質であることが必要である。

【0187】さらに、ハウジング材と基板1500との間の空隙1506は不活性ガス（アルゴン、ヘリウム、窒素等）を充填しておくことが望ましい。また、ガスに限らず不活性液体（パーフルオロアルカンに代表されるの液状フッ素化炭素等）を用いることも可能である。不活性液体に関しては特開平8-78519号で用いられているような材料で良い。

【0188】また、空隙1506に乾燥剤を設けておくことも有効である。乾燥剤としては特開平9-148066号公報に記載されているような材料を用いることができる。典型的には酸化バリウムを用いれば良い。

【0189】また、図15（B）に示すように、画素部には個々に孤立したEL素子を有する複数の画素が設けられ、それらは全て保護電極1507を共通電極として有している。本実施例では、EL層、陰極（MgAg電極）及び保護電極を大気解放しないで連続形成することが好ましいとしたが、EL層と陰極とを同じマスク材を用いて形成し、保護電極だけ別のマスク材で形成すれば図15（B）の構造を実現することができる。

【0190】このとき、EL層と陰極は画素部のみ設ければよく、駆動回路の上に設ける必要はない。勿論、駆動回路の上に設けられていても問題とはならないが、EL層にアルカリ金属が含まれていることを考慮すると設けない方が好ましい。

【0191】なお、保護電極1507は1508で示される領域において、画素電極と同一材料でなる接続配線1508を介して入出力配線1509に接続される。入出力配線1509は保護電極1507に所定の電圧（本実施例では接地電位、具体的には0V）を与えるための電源供給線であり、異方導電性フィルム1510を介してFPC611に電気的に接続される。

【0192】以上に説明したような図15に示す状態は、FPC611を外部機器の端子に接続することで画素部に画像を表示することができる。本明細書中では、FPCを取り付けることで画像表示が可能な状態となる物品、すなわちアクティブマトリクス基板と対向基板とを張り合わせた物品（FPCが取り付けられている状態を含む）をEL表示装置と定義している。

【0193】なお、本実施例の構成は、実施例1、2のいずれの構成とも自由に組み合わせることができる。

【0194】〔実施例4〕本実施例は、使用者の生体情報をCCDで検知し、その使用者の生体情報に応じてEL素子の発光輝度を調節するという表示システムを有するEL表示ディスプレイに関するものであり、図16にその概略構成図を示す。1601はゴーグル型のEL表示ディスプレイである。1602-Lおよび1602-RはEL表示装置L及びEL表示装置Rである。なお本明細書では、符号の後に（-R）および（-L）といった符号を付けていることがあるが、これらの符号はそれぞれ右眼用、左眼用の構成要素であることを意味する。

1603-Lおよび1603-RはCCD-LおよびCCD-Rであり、それぞれ使用者の左眼、右眼の像を撮影し生体情報信号Lおよび生体情報信号Rを検知する。検知された生体情報信号L及び生体情報信号Rは、CCD-LおよびCCD-Rによりそれぞれ電気信号L及び電気信号RとしてA/D変換器1604に入力される。電気信号L及び電気信号Rは、A/D変換器1604でデジタルの電気信号L及びデジタルの電気信号Rに変換された後、CPU1605に入力される。CPUは、入力されたデジタルの電気信号L及びデジタルの電気信号Rを使用者の目の充血度に応じた補正信号L及び補正信号Rに変換する。補正信号L及び補正信号Rは、D/A変換器に入力されデジタルの補正信号L及び補正信号Rに変換される。デジタルの補正信号L及び補正信号Rが電圧可変器1607に入力されると、電圧可変器1607は、デジタルの補正信号L及びデジタルの補正信号Rに応じた補正電位L及び補正電位RをそれぞれのEL素子に印加する。なお、1608-Lおよび1608-Rは、それぞれ使用者の左眼、右眼である。

【0195】本実施例のゴーグル型EL表示ディスプレイは、本実施例で用いたCCDだけでなく、CMOSセンサーを含む使用者の生体情報信号を得て電気信号に変換するためのセンサーや、音声や音楽などを出力するためのスピーカやヘッドホン、画像信号を供給するビデオデッキやコンピュータを有してもよい。

【0196】図17は、本実施形態のゴーグル型EL表示ディスプレイの外観図である。

【0197】ゴーグル型EL表示ディスプレイ1701は、EL表示装置L（1702-L）、EL表示装置R（1702-R）、CCD-L（1703-L）、CCD-R（1703-R）、電圧可変器-L（1704-L）、電圧可変器-R（1704-R）を有している。なお、図17には、図示されていないがゴーグル型EL表示ディスプレイは上記構成に加えてA/D変換器、CPU及びD/A変換器を有している。

【0198】なお、使用者の眼を検知するCCD-L（1703-L）およびCCD-R（1703-R）は、図17に示される配置に限られることはない。なお、実施例1に示したような周囲の環境情報を検知するセンサーを新たに設けることも可能である。

【0199】ここで、本実施例のゴーグル型EL表示ディスプレイの動作および機能について説明する。図16を再び参照する。本実施例のゴーグル型EL表示ディスプレイにおいて、通常の使用時には、外部装置より画像信号Lおよび画像信号RがEL表示装置1602-Lおよび1602-Rに供給される。外部装置の例としては、パーソナルコンピュータ、携帯情報端末やビデオデッキが挙げられる。使用者は、EL表示装置1602-Lおよび1602-Rに映し出された画像を観察する。

【0200】本実施例のゴーグル型EL表示ディスプレ

イ1601には、使用者の生体情報として使用者の眼の像を検知し、これを電気信号として検出するCCD-L1603-LおよびCCD-R1603-Rが含まれる。ここで検出される眼の像に対する電気信号とは、使用者の眼のうちの黒眼部分を除いた白眼部分のみを選択し、白眼部分において認識される色の電気信号のことである。CCD-L1603-L及びCCD-R1603-Rにより検知されるそれぞれの電気信号は、A/D変換器1604に入力され、アナログの電気信号からデジタルの電気信号に変換される。このデジタルの電気信号は、CPU1605に入力され、補正信号に変換される。

【0201】CPU1605は、入力されたデジタルの電気信号において、白眼部分で認識される白色の情報信号に赤色の情報信号が徐々に含まれてくることで使用者の目の充血度を検知し、使用者が目の疲労を感じているかどうかを判断する。さらにCPU1605には、使用者の目の疲労度に対してEL素子の発光輝度を調節する比較データが予め設定されているため、使用者の目の疲労度に対応した発光輝度を制御するための補正信号に変換される。ここで補正信号は、D/A変換器1606でアナログの補正信号に変換され電圧可変器1607に入力される。このアナログの補正信号が、電圧可変器に1607に入力されると電圧可変器1607がEL素子に所定の補正電位を印加して、EL素子の発光輝度が制御される。

【0202】次に図18に、本実施形態のゴーグル型EL表示ディスプレイの動作フローチャートを示す。本実施形態のゴーグル型EL表示ディスプレイは、外部装置から画像信号がEL表示装置に供給される。このとき使用者の生体情報信号がCCDにより検知され、CCDにより検出された電気信号がA/D変換器に入力される。A/D変換器でデジタル信号に変換された電気信号は、さらに、CPUにおいて使用者の生体情報を反映させた補正信号に変換される。補正信号は、D/A変換器にてアナログの補正信号に変換され電圧可変器に入力される。これによりEL素子に補正電位が印加され、EL素子の輝度調節が行われる。

【0203】以上の動作が繰り返される。

【0204】なお、使用者の生体情報としては、目の充血度だけでなく使用者の頭、目、耳、鼻、口といった様々な部位から、使用者の生体情報を得ることができる。

【0205】上述したように、使用者の眼の充血度異常が認識された場合には、その異常に応じてEL表示装置の発光輝度を弱めることができる。こうすることによって、使用者の身体の異常に対応して目に優しい表示をすることができる。

【0206】なお、本実施例の構成は、実施例1～3のいずれの構成とも自由に組み合わせることができる。

【0207】〔実施例5〕次に、実施例1の図8におい

て説明した画素部におけるコンタクト構造に改良を加える際の作成方法について図19を用いて説明する。なお、図19における番号は、図8における番号に対応している。本実施例1の工程に従って、図19(A)に示すようにEL素子を構成する画素電極(陽極)43が設けられている状態を得る。

【0208】次に画素電極上のコンタクト部1900をアクリルで埋め、図19(B)に示すようにコンタクトホール保護部1901を設ける。ここでは、アクリルをスピンコート法により成膜し、レジストマスクを用いて露光した後、エッチングを行うことにより図19(B)に示すようなコンタクトホール保護部1901を形成させる。

【0209】なお、コンタクトホール保護部1901は、断面から見て画素電極よりも盛り上がっている部分(図19(B)のDaに示す部分)の厚さが0.3～1μmとなるのが好ましい。コンタクトホール保護部1901が形成されると、図19(C)に示すようにEL層45が形成され、さらに陰極46が形成される。EL層45及び陰極46の作成方法は、実施例1の方法を用いればよい。

【0210】また、コンタクトホール保護部1901には、有機樹脂が好ましく、ポリイミド、ポリアミド、アクリル、BCB(ベンゾシクロブテン)といった材料を用いると良い。また、これらの有機樹脂を用いる際には、粘度を 10^{-3} Pa・s～ 10^{-1} Pa・sとするとよい。

【0211】以上のようにして図19(C)に示す様な構造とすることで、コンタクトホールの段差部分で、EL層45が切断された際に生じる画素電極43と陰極46間での短絡の問題を解決することができる。

【0212】なお、本実施例の構成は、実施例1～4のいずれの構成とも自由に組み合わせることができる。

【0213】〔実施例6〕本発明を実施して形成されたEL表示装置は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れ、しかも視野角が広い。従って、様々な電気器具の表示部として用いることができる。例えば、TV放送等を大画面で鑑賞するには対角30インチ以上(典型的には40インチ以上)のELディスプレイ(EL表示装置を筐体に組み込んだディスプレイ)の表示部として本発明のEL表示装置を用いるとよい。

【0214】なお、ELディスプレイには、パソコン用ディスプレイ、TV放送受信用ディスプレイ、広告表示用ディスプレイ等の全ての情報表示用ディスプレイが含まれる。また、その他にも様々な電気器具の表示部として本発明のEL表示装置を用いることができる。

【0215】その様な電気器具としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、カーナビゲーションシステ

ム、カーオーディオ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはコンパクトディスク（CD）、レーザーディスク（登録商標）（LD）又はデジタルビデオディスク（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から見ることの多い携帯情報端末は視野角の広さが重要視されるため、EL表示装置を用いることが望ましい。それら電気器具の具体例を図20に示す。

【0216】図20（A）はELディスプレイであり、筐体2001、支持台2002、表示部2003等を含む。本発明は表示部2003に用いることができる。ELディスプレイは自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。

【0217】図20（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明のEL表示装置は表示部2102に用いることができる。

【0218】図20（C）は頭部取り付け型のELディスプレイの一部（右片側）であり、本体2201、信号ケーブル2202、頭部固定バンド2203、表示部2204、光学系2205、EL表示装置2206等を含む。本発明はEL表示装置2206に用いることができる。

【0219】図20（D）は記録媒体を備えた画像再生装置（具体的にはDVD再生装置）であり、本体2301、記録媒体（CD、LDまたはDVD等）2302、操作スイッチ2303、表示部（a）2304、表示部（b）2305等を含む。表示部（a）は主として画像情報を表示し、表示部（b）は主として文字情報を表示するが、本発明のEL表示装置はこれら表示部（a）、（b）に用いることができる。なお、記録媒体を備えた画像再生装置には、CD再生装置、ゲーム機器なども含まれる。

【0220】図20（E）は携帯型（モバイル）コンピュータであり、本体2401、カメラ部2402、受像部2403、操作スイッチ2404、表示部2405等を含む。本発明のEL表示装置は表示部2405に用いることができる。

【0221】なお、将来的にEL材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0222】また、上記電気器具はインターネットやCATV（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。EL材料の応答速

度は非常に高いため、EL表示装置は動画表示に好ましいが、画素間の輪郭がぼやけてしまつては動画全体もぼやけてしまう。従つて、画素間の輪郭を明瞭にするという本発明のEL表示装置を電気器具の表示部として用いることは極めて有効である。

【0223】また、EL表示装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従つて、携帯情報端末、特に携帯電話やカーオーディオのような文字情報を主とする表示部にEL表示装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0224】ここで図21（A）は携帯電話であり、本体2601、音声出力部2602、音声入力部2603、表示部2604、操作スイッチ2605、アンテナ2606を含む。本発明のEL表示装置は表示部2604に用いることができる。なお、表示部2604は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

【0225】また、図21（B）はカーオーディオであり、本体2701、表示部2702、操作スイッチ2703、2704を含む。本発明のEL表示装置は表示部2702に用いることができる。また、本実施例では車載用オーディオを示すが、据え置き型のオーディオに用いても良い。なお、表示部2704は黒色の背景に白色の文字を表示することで消費電力を抑えられる。これはオーディオにおいて特に有効である。

【0226】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に用いることが可能である。また、本実施例の電気器具は実施例1～5の構成を自由に組み合わせることで得ることができる。

【発明の効果】本発明の情報対応型EL表示システムによると、CCDなどのセンサーによって得られた周囲の環境情報や使用者の生体情報に基づいてEL表示装置の発光輝度を調節することが可能である。こうすることによって、EL素子の必要以上の発光輝度を押さえたり、多くの電流が流れることによるEL素子の劣化を押さえたり、使用者の目の異常に対応して発光輝度を押さえたり目に優しい表示が可能となる。

【図面の簡単な説明】

【図1】情報対応型EL表示システムの構成を示す図。

【図2】EL表示装置の構成を示す図。

【図3】時分割階調方式の動作を示す図。

【図4】EL表示装置の断面構造を示す図。

【図5】環境情報対応型EL表示システムの構成図。

【図6】環境情報対応型EL表示システムの外観図。

【図7】環境情報対応型EL表示システムの動作フロー。

【図8】EL表示装置の画素部の断面構造を示す図。

【図9】EL表示装置のパネル全体の上面図。

10

20

30

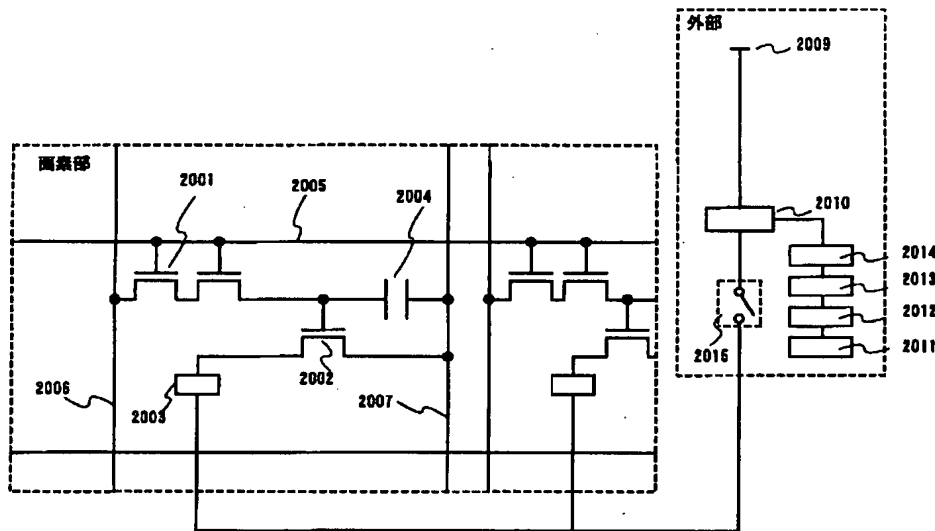
40

50

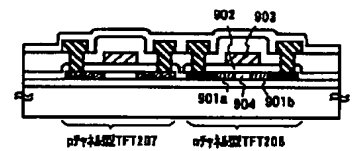
- 【図10】EL表示装置の作製工程を示す図。
 【図11】EL表示装置の作製工程を示す図。
 【図12】EL表示装置の作製工程を示す図。
 【図13】EL表示装置のサンプリング回路の構造を示す図。
 【図14】EL表示装置の外観を示す図。
 【図15】EL表示装置の外観を示す図。

- * 【図16】生体情報対応型EL表示システムの構成図。
 【図17】生体情報対応型EL表示システムの外観図。
 【図18】生体情報対応型EL表示システムの動作フロー。
 【図19】EL表示装置の画素部の断面構造を示す図。
 【図20】電気器具の具体例を示す図。
 * 【図21】電気器具の具体例を示す図。

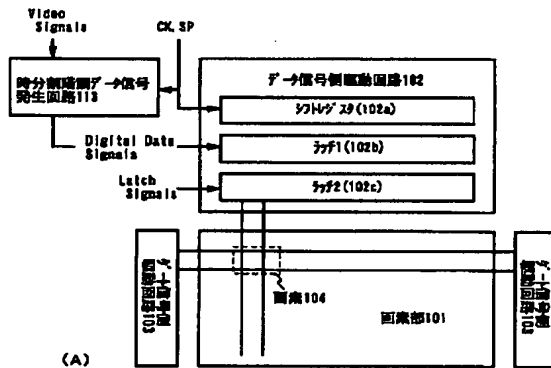
【図1】



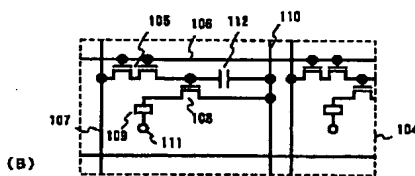
【図13】



【図2】

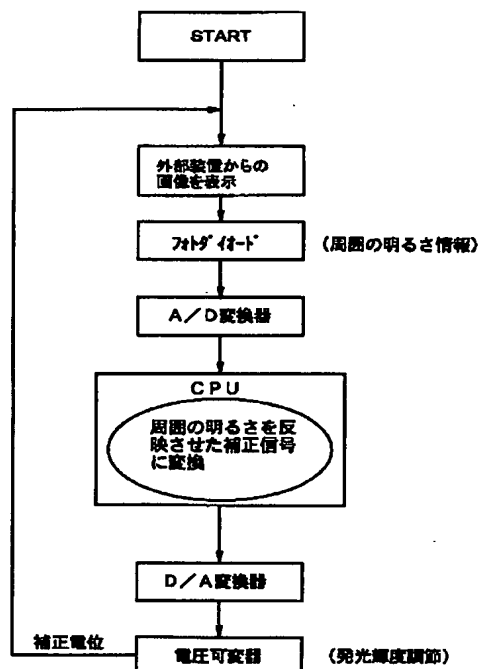


(A)

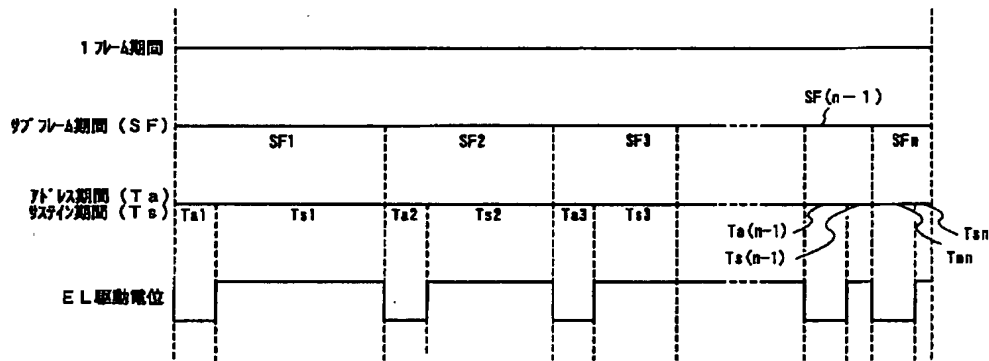


(B)

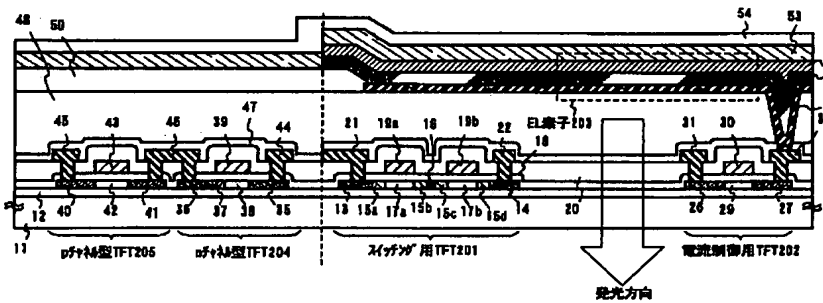
【図7】



【図3】

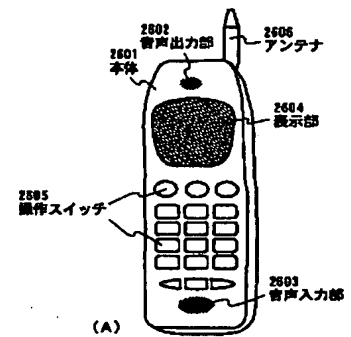


【図4】

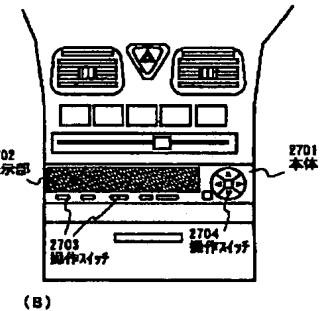
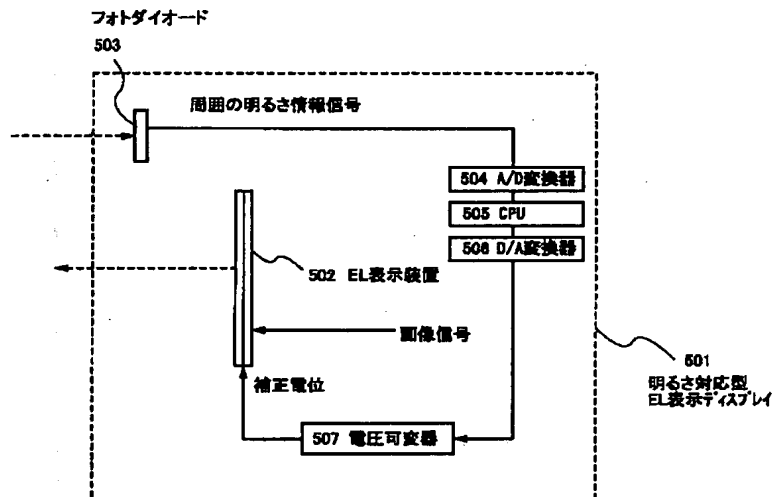


11: 基板 12: 下地膜 13: 第1層ITO膜 14: ドット形成領域 15a~15d: LDD領域 16: 高抵抗不純物領域 17a, 17b: フォトリソ形成領域
18a, 18b: フォトリソ形成領域 19a, 19b: フォトリソ形成領域 20: 第1層ITO膜 21: ドット形成領域 22: ドット形成領域 23: ドット形成領域
24: ドット形成領域 25: ドット形成領域 26: ドット形成領域 27: ドット形成領域 28: フォトリソ形成領域 29: フォトリソ形成領域
30: フォトリソ形成領域 31: フォトリソ形成領域 32: フォトリソ形成領域 33: フォトリソ形成領域 34: フォトリソ形成領域 35: フォトリソ形成領域
36: フォトリソ形成領域 37: フォトリソ形成領域 38: フォトリソ形成領域 39: フォトリソ形成領域 40: フォトリソ形成領域 41: フォトリソ形成領域
42: フォトリソ形成領域 43: フォトリソ形成領域 44: フォトリソ形成領域 45: フォトリソ形成領域 46: フォトリソ形成領域 47: フォトリソ形成領域
48: フォトリソ形成領域 49: フォトリソ形成領域 50: フォトリソ形成領域 51: フォトリソ形成領域 52: フォトリソ形成領域 53: フォトリソ形成領域
54: フォトリソ形成領域

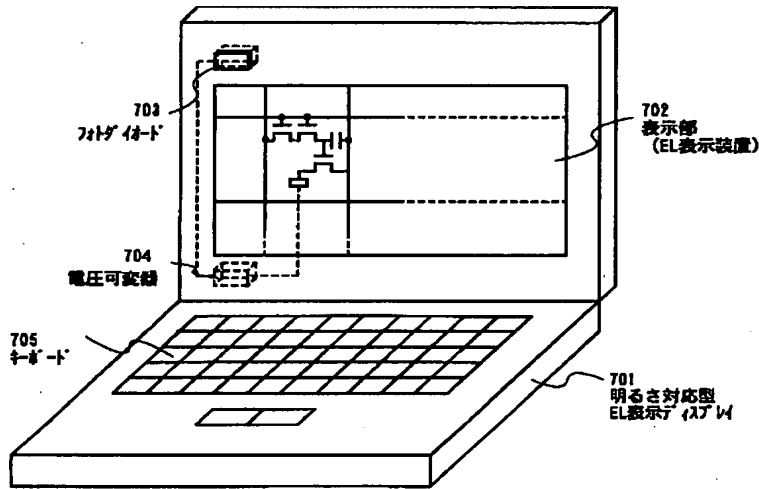
【図21】



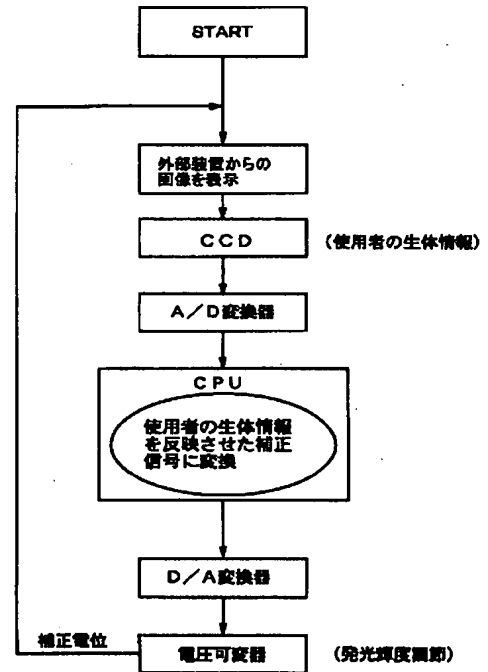
【図5】



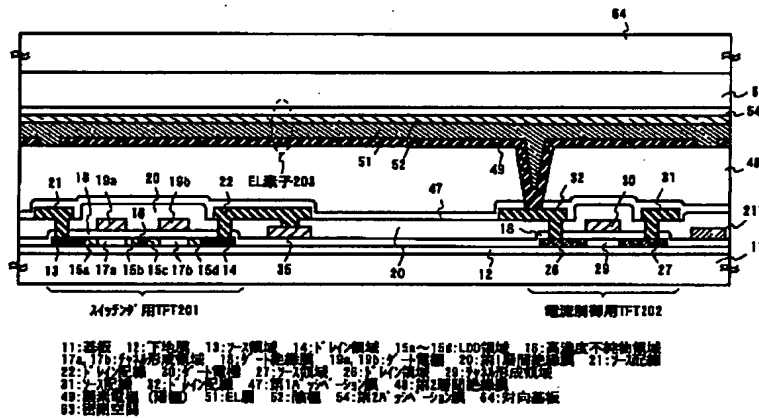
【図6】



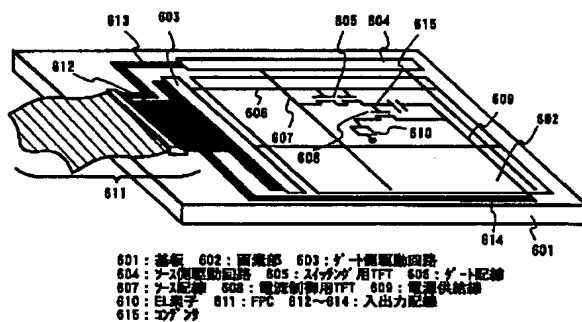
【図18】



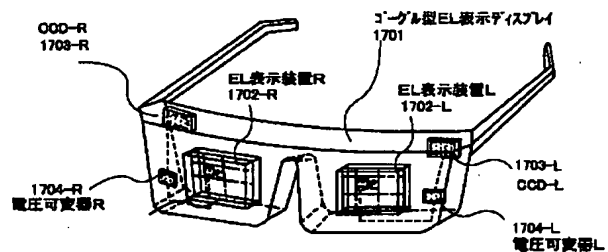
【図8】



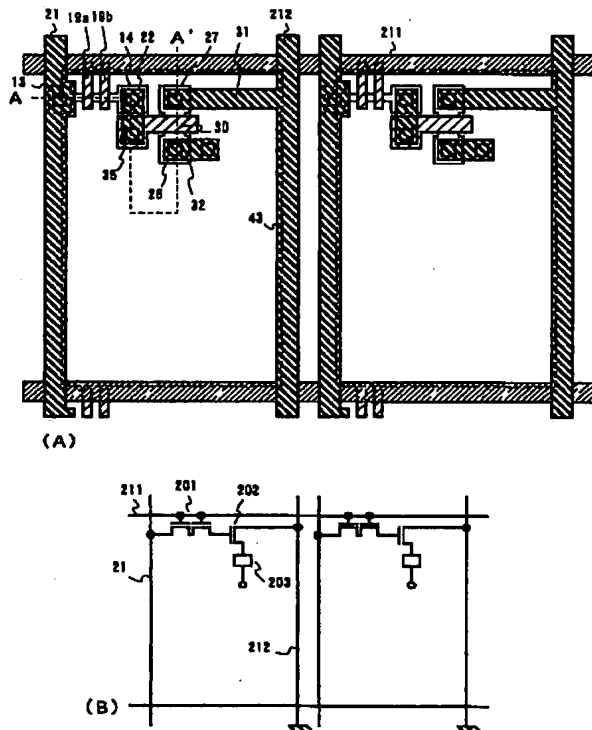
【図14】



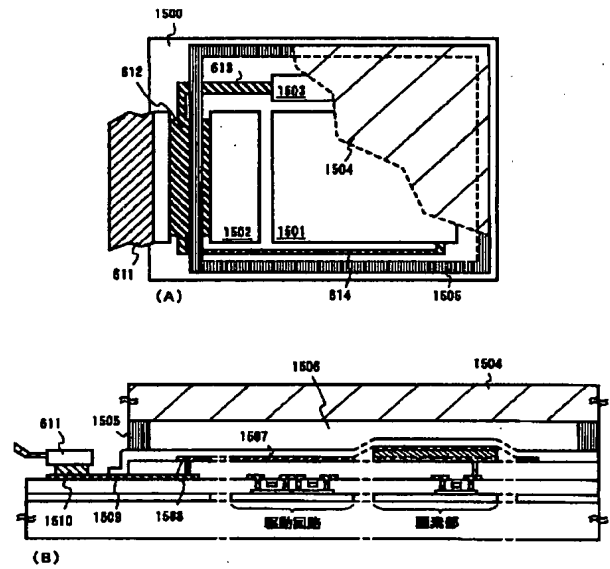
【図17】



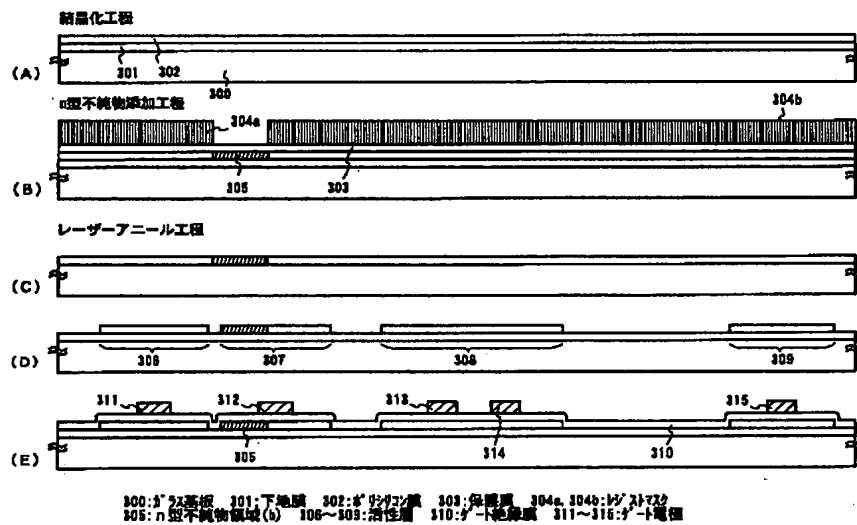
【図9】



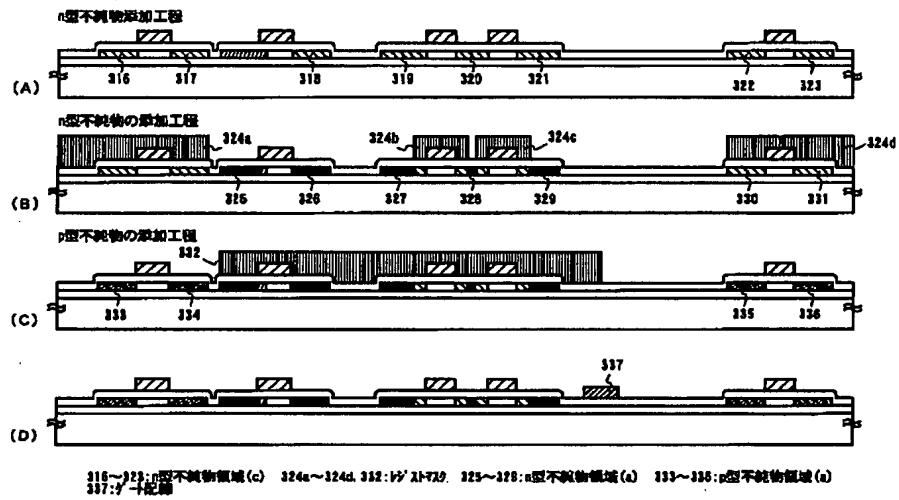
【図15】



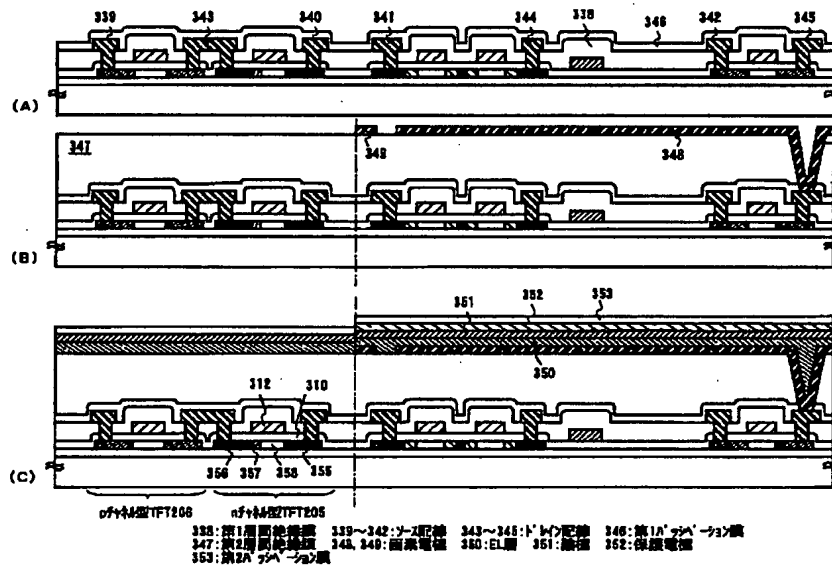
【図10】



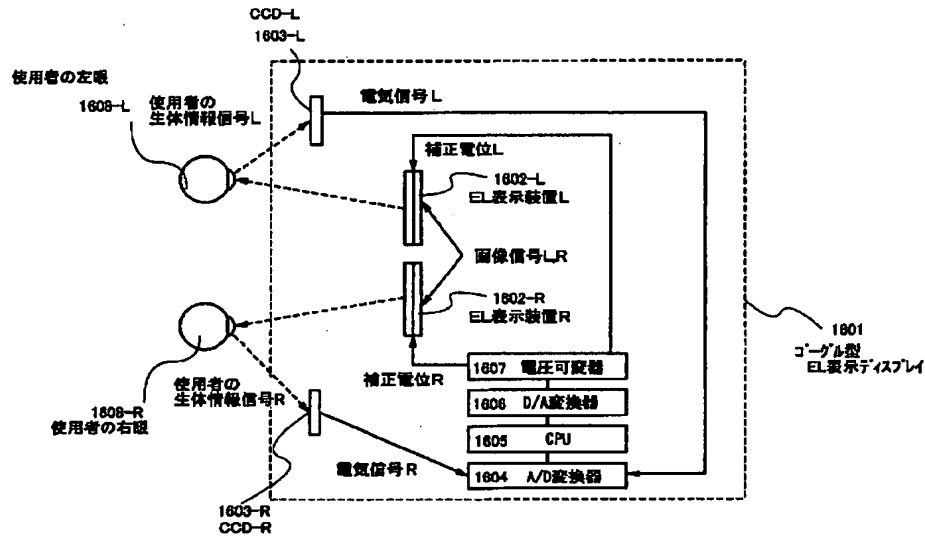
【図11】



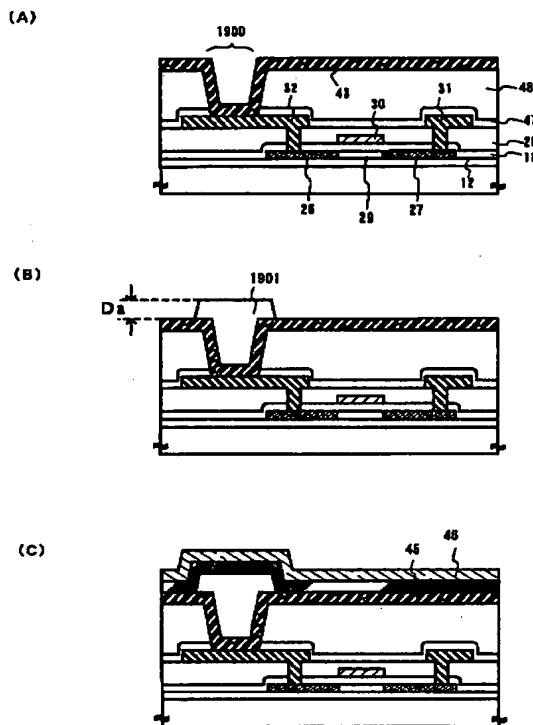
【図12】



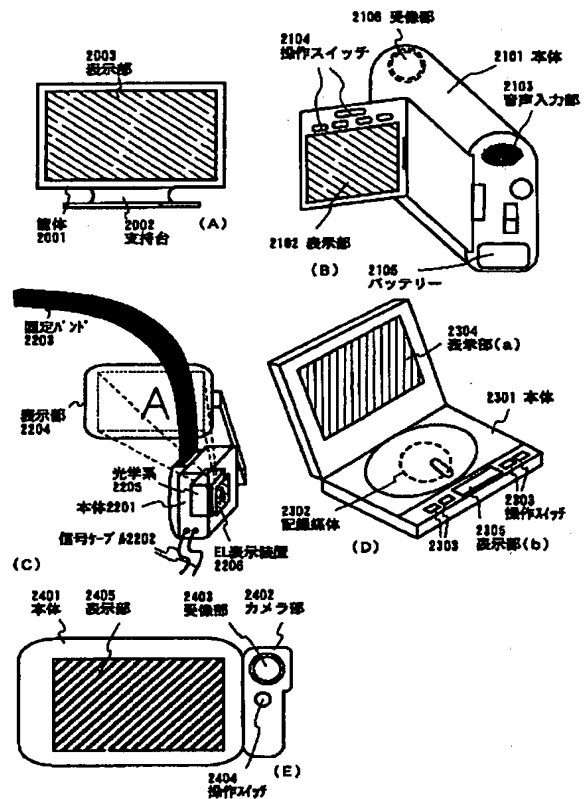
【図16】



【図19】



【図20】



フロントページの続き

(51) Int. Cl.⁷
H05B 33/14

識別記号

F I
H05B 33/14

テーマコード (参考)
A